管理番号＃１７－１０１

平成１９年度
研究開発成果報告書

高速電気信号処理技術に基づく適応制御光トランスポートネットワークの研究

委託先：　三菱電機㈱

平成２０年４月

情報通信研究機構

平成１９年度　研究開発成果報告書
（一般型）

「高速電気信号処理技術に基づく適応制御光トランスポートネットワークの研究」

目　次

1　研究開発課題の背景 2
（ア）分散フリートランスポンダの研究開発 3
（イ）MEMS 駆動光スイッチの研究開発 3
（ウ）自律適応型ネットワーク制御モジュールの研究開発 4
（エ）システム実証・評価の研究開発 4
2　研究開発の全体計画 5
２－１　研究開発課題の概要 5
２－２　研究開発目標 5
２－２－１　最終目標（平成２２年３月末） 5
２－２－２　中間目標（平成２０年１月末） 6
２－３　研究開発の年度別計画 7
3　研究開発体制 8
３－１　研究開発実施体制 8
4　研究開発実施状況 9
４－１　分散フリートランスポンダの研究開発 9
４－１－１　概要 9
４－１－２　計算機エミュレーション実証 9
４－１－３　高速 LSI 設計フェーズＩ 16
４－１－４　実施計画に対する達成状況 26
４－２　MEMS 駆動光スイッチの研究開発 27
４－２－１　概要 27
４－２－２　研究開発成果 27
４－２－３　実施計画に対する達成状況 33
４－３　自律適応型ネットワーク制御モジュールの研究開発 34
４－３－１　概要 34
４－３－２　オプティカルパスレンジング機能 35
４－３－３　分散フリー全光パス最適設定機能 41
４－３－４　実施計画に対する達成の状況 42
４－４　システム実証・評価の研究開発 44
４－４－１　概要 44
４－４－２　連携動作のエミュレーション 44
４－４－３　実施計画に対する達成の状況 45
４－５　総括 47
（ア）分散フリートランスポンダの研究開発 47
（イ）MEMS 駆動光スイッチの研究開発 47
（ウ）自律適応型ネットワーク制御モジュールの研究開発 47
（エ）システム実証・評価の研究開発 48
5　参考資料・参考文献 49
５－１　研究発表・講演等一覧 49
参考文献 49

1　研究開発課題の背景

我が国の政府全体で進めてきた e-Japan 戦略、それを引き継ぐ形で総務省が主導する u-Japan 政策により、これまでに世界最先端の IT 国家となるようブロードバンドの普及や安い料金設定などの着実な成果をあげてきている。e-Japan 戦略の目標は大きくクリアし、ブロードバンド環境は充実したが、u-Japan 政策では、これまでの有線中心のインフラ整備から、有線・無線の区別のないシームレスなユビキタスネットワーク環境への移行を目指している。有線から無線、ネットワークから端末、認証やデータ交換等を含めた有機的な連携によって、あらゆる場面で継ぎ目なくネットワークにつながる環境の整備をめざし、その結果として、ネットワークが生活の隅々にまで融け込む草の根のような ICT（Information and Communications Technology）環境の実現を目的としている。

一方、我が国では、少子高齢化が進む中で、 安心・安全への対応や、経済の活性化など、解決すべき社会課題が顕在化している。これらの解決策として情報通信技術を意味する ICT が課題解決策として期待されている。

次世代のユビキタスネットワークを支える基盤ネットワーク技術の一つの特徴は、通信トラフィック需要の急激な変化に対応できるような柔軟な回線設定が可能で、且つ異なるシステム間の相互接続性を確保する点である。この実現に向けて本研究開発課題は、複数のリングが接続されたネットワークの各ノードを最適配置された波長パスで接続することで、接続の自由度向上と任意ノード間接続、トランスペアレントなサブネットワーク間接続をそれぞれ可能とする適応性に富んだ光トランスポートネットワークの実現を目指すものである。

図 1-1 に本研究開発課題が実現しようとする適応制御光トランスポートネットワークの概要を示す。ベースとなる概念は、将来の光ネットワークのあるべき姿としてこれまでにも国内外から提案があり、いくつかの重要な要素技術開発が行われつつあるが、最新状況としては、長距離トランスポートでは光技術、LSI 技術の双方の高度化が、実現の大きな鍵となると考えられる。近年の光ネットワークでは、光中継ノードで光電気変換せずに光スイッチにより動的に光信号を切り替える ROADM(Reconfigurable Optical Add Drop Multiplexer)や OXC(Optical Cross Connecter)などのノードが適用され、光信号伝送距離がダイナミックに変動するため、従来の 500km 程度の固定的光伝送設計をアップグレード可能な歪み補償電気信号処理技術が必要となっている。このような歪み補償電気信号処理は、光技術の低コスト化を実現するキー技術となってゆくと考えられる。そのような状況の中、ROADM ネットワークに関する研究は、引き続き現在も活発である。ROADM ネットワークでの波長パスによる複数リング間接続の主目的は、ルータにおけるパス計算時間の爆発的増加やルート再構築遅延を回避し、ルータの削減およびそれに伴うコスト低減を図ることにある。これらの活発な研究開発は、デバイス技術の進歩と合わせて、本目的に対する要求が切実となりつつあることを受けたものであり、今後の研究開発および市場動向も引き続き注目される。これに対して、図 1-1 で示す適応制御光トランスポートネットワークは、高速の電気信号処理技術によって分散補償ファイバとその損失を補償する光アンプを廃して初期コストを低減し、建設時やノードの増減設等の適応的再構成を自動的に処理し、高速に光パスを設定可能な適応制御光トランスポートネットワークを研究開発するものであり、（ア）分散フリートランスポンダ、（イ）MEMS(Micro-Electro Mechanical System) 駆動光スイッチ、（ウ）自律適応型ネットワーク制御モジュールの 3 つを主要開発テーマとする。また、（エ）システム実証・評価においては、分散フリートランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールの連携動作を確認すると共に実フィールドにおける機能の実証や性能評価のため、これらの機能を実装・搭載したプロトタイプシステムを開発し、エミュレーション環境、実験室環境、および実フ

ィールド環境の三段階において実証・評価実験を行う。以下、各開発課題の背景および現状について述べる。

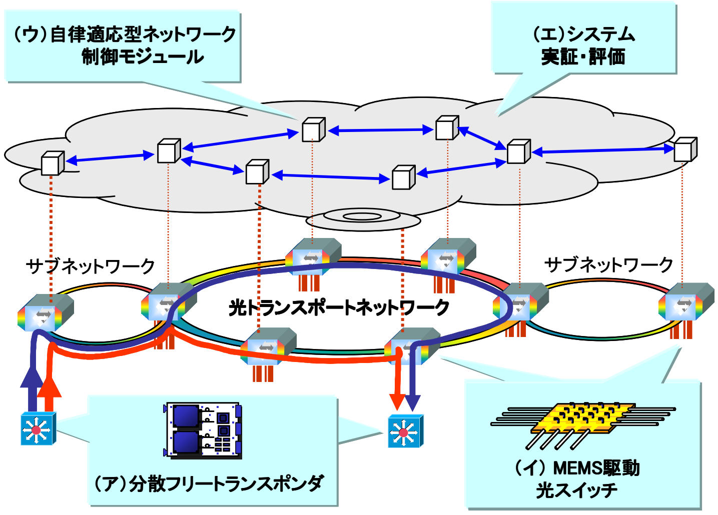


図 1-1　提案する適応制御光トランスポートネットワークの全体図

（ア）分散フリートランスポンダの研究開発

光トランスポートネットワークの装置コスト低減と伝送距離の延伸の両立が求められている。そのため、分散によって生じる波形歪みを送信側の高速電気信号処理プリコーディングによって等化する試みに注目が集まっている。これまでに基本原理の検証が進み、最近では同方式の変調方式依存性[1]、非線形耐力[2]、非線形抑圧効果への適用検討[3]、長距離伝送系への適用検討[4, 5]などについて精力的な研究開発が行われている。送信側プリコーディングを実現する光送信器構成技術に関しては、これまでは演算ブロックの回路規模や基礎パラメータなどの原理検討[6, 7]が主流であったが、光変調器の構成検討[8]、変調方式との組み合わせによる回路規模削減検討[9]といった内容へも検討範囲が広がってきている。

しかしながら現時点の送信側プリコーディング技術には未成熟の点も多く、実用化までには、ネットワーク設計と連携したシステム要求条件の明確化、ターゲットに適した回路方式の確立および検証、光変調器の駆動方式検証、回路設計ならびに基本機能検証といった開発が不可欠である。本研究開発では計算機エミュレーション実証および高速 LSI 設計フェーズＩによって、これらの課題に取り組んでいく。

（イ）MEMS 駆動光スイッチの研究開発

現在開発されている光スイッチの主な方式としては、熱光学効果を用いた導波路型、および MEMS 機構による微小ミラーを用いて光路を 3 次元的に切り替える空間光学系型（3D-MEMS 型）が挙げられる。導波路型としては、1×2 スイッチを多段に接続し、N×N スイッチを構成したものがある[10]。このタイプは小規模マトリクススイッチとしては完成度が高く、石英導波路、ポリマ導波路などをベースに、開発が進んでいる。また、大規模光スイッチとしては 3D-MEMS 型光スイッチが海外を中心に盛んに開発されている[11,12]。しかしながら我が国においては、中～大規模の光スイッチを実現するための有力な技術が確立されておらず、この点において海外勢に先行されているというのが現状である。

本研究にて開発する MEMS 駆動光スイッチは、提案者独自の光経路切り替え原理に基づくものであり、機械式駆動のため熱光学効果型と比較し低消費電力、原理的に 3D-MEMS 型のような高精度アナログ位置制御を必要としない、という利点を有しており、本開発により日本独自の光スイッチ技術を確立する。

（ウ）自律適応型ネットワーク制御モジュールの研究開発

ITU-T、IETF (the Internet Engineering Task Force)、OIF (the Optical Internetworking Forum)などによる標準化活動の結果、SONET/SDHに基づく時分割多重(TDM: Time Division Multiplexing)パスや光伝送特性を考慮しない波長パスの動的確立・解放の手順が光ネットワーク制御プロトコル GMPLS (Generalized MultiProtocol Label Switching)として規定され、多くの相互接続実験によって相互運用性が確保されている[13-16]。さらにEthernetパスについても、UNI (User Network Interface)における動的パス確立プロトコルの標準化がOIFによって進められており、IETFにおいてはGMPLSを拡張してノード間でEthernetパスを設定する方式が議論されている[17]。我が国においても、JGN II や NICT けいはんな情報通信オープンラボにおいてマルチキャリア GMPLS 接続・ASON (Automatically Switched Optical Networks)/GMPLS接続のフィールド実験が実施され、標準の検証・相互運用性確立へ貢献している[18]。

一方、OEO 中継を伴わず光のまま中継される全光パスの動的な確立・解放については、GMPLS 標準化当初に光伝送特性情報の GMPLS ルーティングプロトコルへの搭載[19、20]や波長選択への GMPLS シグナリングプロトコルの適用[21]が検討された。しかし、全光パスの確立可能性を判断するために参照する光伝送特性の絞り込みが進まず、また光伝送や光デバイスの制約に起因して全光パスを確立可能な領域（全光ドメイン）を拡大することが容易でないと認識され、その後標準化団体における検討は進んでいなかった。ところが最近になってIETFでは、GMPLSシグナリングメッセージ内のラベルへ全光パスの波長情報を格納するフォーマット[22]や、波長多重リンクやROADMから成るネットワーク上で波長単位の全光パスをルーティング、シグナリングするための方式[23]が議論されてきている。全光パスを設定・監視するフィールド実験[24]も報告されており、この分野の研究開発が活発化しつつある。

本研究開発では、従来の GMPLS では実現できない波長分散量の学習や波長分散補償を考慮した経路選択など次世代の全光ネットワーク向けの光伝送特性制御を可能とするため、GMPLS を全面的に拡張したプロトコルを使用する自律適応型ネットワーク制御モジュールを実現する。GMPLS 拡張の基本コンセプトは、自律分散制御に基づき自動的に最適化を図りつつ全光パスを動的に確立する方式であり、GMPLS-Plus（GMPLS Photonic layer usability support）と呼ぶ。

自律適応型ネットワーク制御モジュールはGMPLS-Plusを用い、分散フリートランスポンダの適用によって距離や波長分散の制約が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックにかつ自動的に確立可能とする。

（エ）システム実証・評価の研究開発

本研究開発課題は、サブテーマとして実施する三つの研究開発課題（分散フリートランスポンダ、MEMS駆動光スイッチ、自律適応型ネットワーク制御モジュール）の連携動作を確認するとともに、機能の実証や性能の評価を行い、その評価結果を各サブテーマの研究開発にフィードバックするためのものである。動的な全光パスの確立に対応して、受信側の可変分散補償デバイスを最適に設定するため、GMPLS シグナリングプロトコルを拡張する提案やその実験[25-27]が行われているが、送信側プリコーディング技術とGMPLSプロトコルとの連携については行われていない。そのため、本研究開発では、エミュレーション環境、実験室環境、および実フィールド環境の三段階において、サブテーマ間の連携動作について実証・評価実験を行う。

２　研究開発の全体計画

２－１　研究開発課題の概要

本研究開発の課題は、複数のリングが接続されたネットワークの各ノードを最適配置された波長パスで接続する適応制御光トランスポートネットワークを実現することである。従来の固定波長パスに比べ、接続の自由度が増すだけでなく、サブネットワーク間をトランスペアレントに接続することが可能になるため、例えば異なる通信キャリアが複数のリングをまたいで相互乗り入れすることが可能になる。また、通信トラフィック需要の変化に応じた回線の増減設や設定変更を、既存の回線に影響を与えることなく実施することができる。さらに、ネットワークの障害時に別ルートへ切り替えるプロテクションやリストレーションも波長レイヤで任意に実施することができる。ベースとなる概念は、将来の光ネットワークのあるべき姿としてこれまでにも国内外から提案があり、いくつかの重要な要素技術開発が行われつつある。しかしながら、既存の研究は、デバイス・装置レベルのみのアプローチか、またはネットワークオペレーションのみの開発のどちらかであり、両者を統合する研究には至っていない。

本研究開発では、(ア)ファイバの分散で生じる波形歪みを高速電気信号処理により等化する分散フリートランスポンダ、(イ）光ルーティングのキーとなるダイナミック光 ADM (Add Drop Multiplexing) 用の MEMS(Micro-Electro Mechanical System) 駆動光スイッチ、および（ウ）オプティカルパスレンジング機能により自動で伝送路パラメータを学習する機能を GMPLS (Generalized MultiProtocol Label Switching) プロトコル上に拡張した新しい自律適応型ネットワーク制御モジュールの 3 つを開発する。これらにより、初期コストの高騰要因であった一切の分散補償ファイバとその損失を補償するアンプが不要になり、また小型・高集積光スイッチによる低コスト・高信頼・高速光ルーティングが可能になり、回線増設やプロビジョニング、リストレーションもネットワーク制御モジュールからの制御により運用コストをかけずに実現でき、ネットワークの帯域利用効率を飛躍的に向上する差別化システムが提供可能になる。

２－２　研究開発目標

２－２－１　最終目標（平成２２年３月末）

（ア）分散フリートランスポンダ

(1)国内ネットワークの大部分をカバーする 2,000km に相当する波長分散を補償できる光トランスポンダを開発する。

(2)自律適応型ネットワーク制御モジュールからの制御でネットワークの任意ノード間の回線接続ができることを実証する。

（イ）MEMS 駆動光スイッチ

光機能プラットフォームたる MEMS 駆動技術を開発し、スイッチング速度 1ms 以下で 40×40 の MEMS 駆動光スイッチを試作し、システム試験で実証する。

（ウ）自律適応型ネットワーク制御モジュール

(1)40 台からなるネットワークにおいて、全ノードが 10 秒以内に全光リンクの分散を自動学習できるオプティカルパスレンジング機能を開発する。

(2)学習した分散量は各ノードへ広告され、広告された情報に基づいて最適な分散フリー全光パスを設定できることを実証する。

（エ）システム実証・評価

分散フリートランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールを搭載した試作システムにより、実フィールドでの実証・評価を実施する。

２－２－２　中間目標（平成２０年１月末）

（ア）分散フリートランスポンダ

方式の確かさを見極め、LSI 開発が順調にスタートしていること。

(1)10Gbps に対し 2,000km の分散を補償できる光トランスポンダの実現可能性を、計算機上のエミュレーションにて実証すること。

(2)上記を実機にて実現するための高速 LSI 開発に着手し、論理設計を終えていること。

（イ）MEMS 駆動光スイッチ

デバイスとしてのスイッチ開発を完了していること。

(1)アド・ドロップ機能とマトリクス切替機能を兼ね備え、任意の波長パスを任意の経路に出力可能なダイナミック ADM 用としてのスイッチの試作を終える。 40ｘ40 のマトリクス構成で、1ms 以下のスイッチング動作を実現する。40 ポートの挿入損失は 10dB 以内で、光可変減衰器（VOA）によりポート間の損失偏差を±0.5dB 以下に安定化する機能をモノリシックに集積する。

（ウ）自律適応型ネットワーク制御モジュール

中間目標までに個々の機能試作、機能検証を完了させる。

(1)オプティカルパスレンジング機能として、自律的に光伝送路の分散量（精度 5%以内）を学習できることを実験系において実証すること。

(2)分散フリー全光パス最適設定機能として、標準プロトコル（GMPLS）を拡張することにより、伝送路特性（分散）情報をノード間で広告することができ、適切な全光パスを選択でき、かつデバイス設定パラメータが導出できることを実証すること。

（エ）システム実証・評価

(1)実ネットワークを計算機で模擬したエミュレータ上で、分散フリートランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールが連携して、適応制御光トランスポートネットワークが実現できることを実証すること。

２－３　研究開発の年度別計画

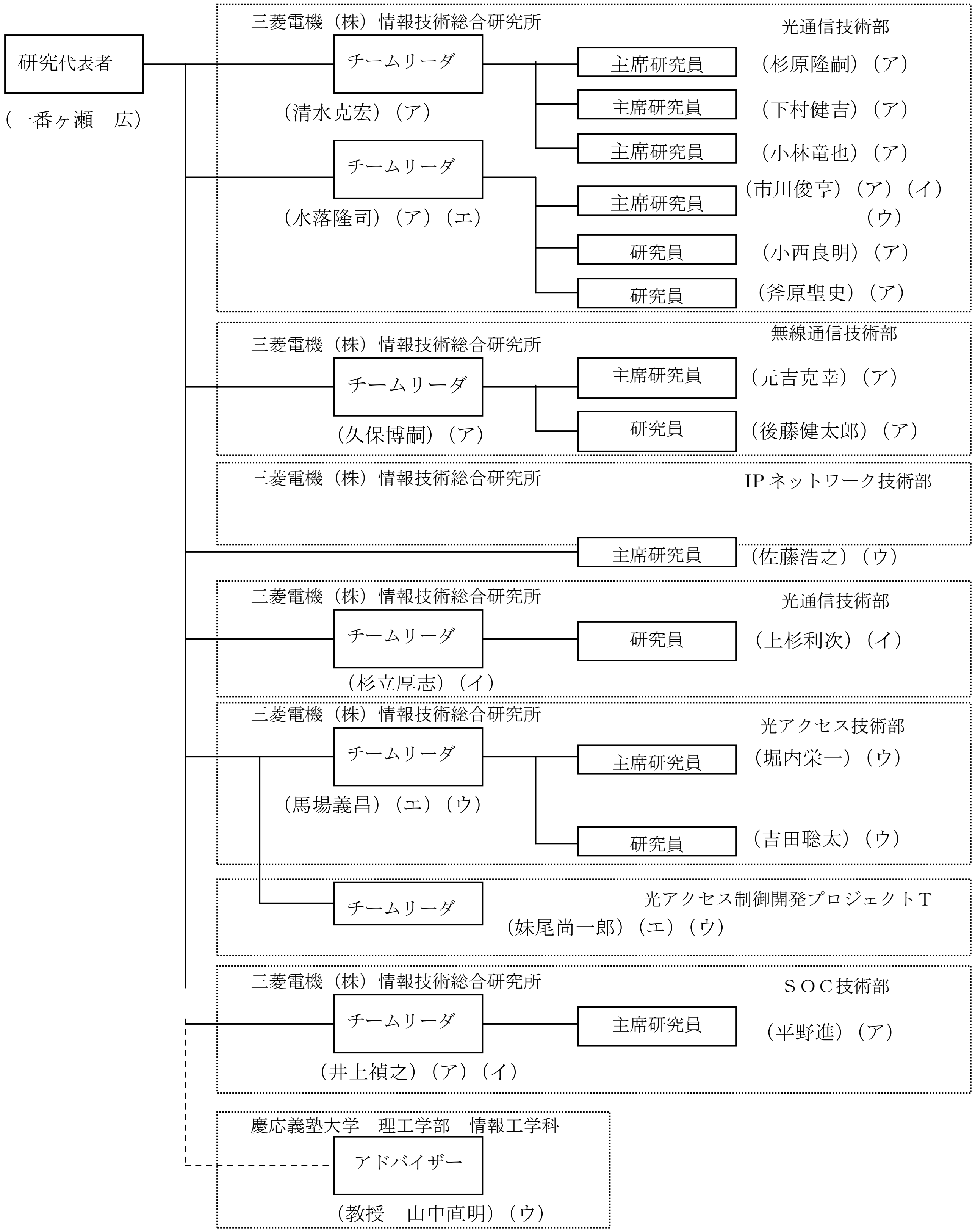
金額は非公表

研究開発項目	１７年度	１８年度	１９年度	２０年度	２１年度	計	備　考
（ア）分散フリートランスポンダ							
方式設計・エミュレーション	→	→					
LSI 試作・装置試作			→	→			
実験室評価・フィールド試験					→	-	
（イ） MEMS 駆動光スイッチ							
MEMS 機構開発	→						
スイッチ試作		→					
改良試作			→	→			
装置化・実フィールド評価					→	-	
（ウ）自律適応型ネットワーク制御モジュール							
機能試作・機能検証	→	→	→				
組合せ評価・フィールド試験				→	→	-	
（エ）システム実証・評価							
エミュレーション評価		→	→				
実験室・実フィールド評価				→	→	-	
間接経費	-	-	-	-	-	-	
合　　計	-	-	-	-	-	-	

注）１　経費は研究開発項目毎に消費税を含めた額で計上。また、間接経費は直接経費の３０％を上限として計上（消費税を含む。）。
　　２　備考欄に再委託先機関名を記載
　　３　年度の欄は研究開発期間の当初年度から記載。

3　研究開発体制

3－1　研究開発実施体制



分担：　（ア）分散フリートランスポンダの開発　（イ）MEMS 駆動光スイッチの開発
（ウ）自律適応型ネットワーク制御モジュールの開発　（エ）システム実証・評価

４　研究開発実施状況

４－１　分散フリートランスポンダの研究開発

４－１－１　概要

最終目標とする分散フリートランスポンダの実現には、①プリコーディング回路、②光変調回路、③受信等化回路の 3 点の方式と仕様を明確化した上で LSI 開発を進める必要がある。今年度は昨年度決定したプリコーディング回路方式をもとに、エミュレータによる 10Gbps 2000km 伝送実現性評価、回路方式にもとづく LSI 設計を今年度は実施する目的で、以下の二つの開発を行った。

(1) 計算機エミュレーション実証
(2) 高速 LSI 設計フェーズＩ

計算機エミュレーション実証では、分散フリートランスポンダエミュレータ開発および光送信部構成検討を行なった。分散フリートランスポンダエミュレータ開発においては、LUT を前提としたプリコーディング機能を盛り込み、光送信部、光ファイバ伝送路、光受信部からなる計算機上の分散フリートランスポンダエミュレータを開発し、エミュレータ上にて、10Gbps 2000km 伝送後の信号品質が良好であることを示した。光送信部構成検討では、昨年度提案の座標変換機能をもった分散フリー光送信器でのバイアス制御精度に対する信号品質劣化要因を明らかにするとともに、変調方式依存性、必要精度の明確化を行った。

高速 LSI 設計フェーズＩでは、昨年度決定したプリコーディング回路方式をもとに、エミュレータによる 10Gbps 2000km 伝送実現性評価、回路方式にもとづく LSI 設計を実施した。回路規模の増加、チップサイズの増大の問題を克服するため、開発難易度は増すが、デジタル・アナログ混在 LSI 開発を選択することとした。平成１９年度は、具体的には以下の項目を実施した。

・プロセス選定
・LSI 構成検討
・アナログ部基本回路設計
・デジタル部論理設計

４－１－２　計算機エミュレーション実証

４－１－２－１　分散フリートランスポンダエミュレータ開発

図4-1-2-1に分散フリートランスポンダの構成例を示す。入力送信データ系列に対してタップ数mのFIR（Finite Impulse Response）フィルタによるプリコーディングを行う機能を有する。サンプリング速度はビットレートの倍とし、光変調器駆動に用いるアナログ信号はｋビットの振幅分解能（量子化ビット数）とする。波長分散を補償した光信号を出力するには、任意の複素光電界を生成する必要があるため、I-ch、Q-chの2系列の信号でI/Q変調器を駆動する。

プリコーディングの回路規模（タップ数ｍ）は、ターゲットとする分散補償量に応じて増大するため、LSI化には、演算部分のパラメータの最適化と回路規模縮小技術が重要な役割を果たす。

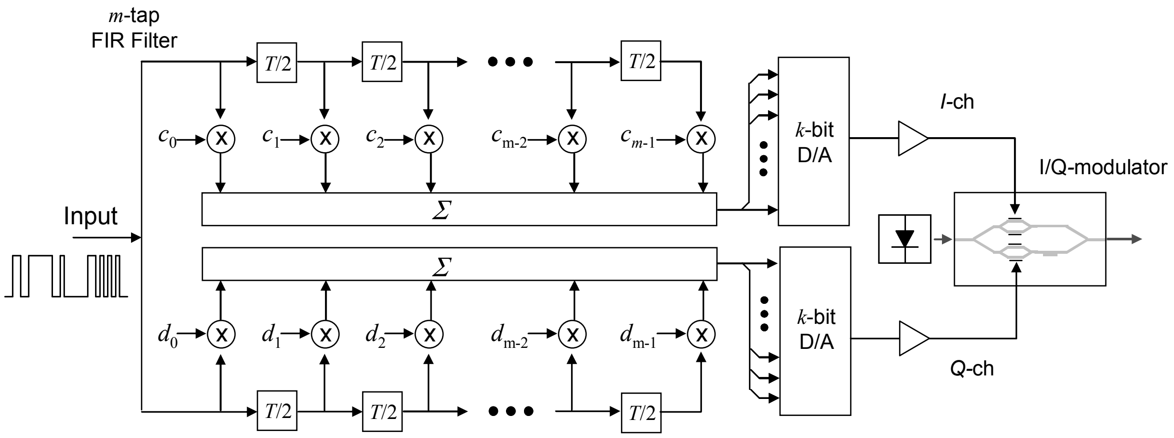


図 4-1-2-1　分散フリートランスポンダの構成例

プリコーディング処理を行う FIR フィルタの実装方式として、図 4-1-2-2 の 3 方式を候補としたが、本課題に対しては、回路規模・動作速度の観点からルックアップテーブル(LUT)方式を第一候補とする。LUT を前提としたプリコーディング機能を盛り込み、光送信部、光ファイバ伝送路、光受信部からなる計算機上の分散フリートランスポンダエミュレータを図 4-1-2-3 に示す。分散フリートランスポンダに適用により、10Gbps 2000km 伝送後の信号品質が良好であることがわかる。本エミュレータを使用したシステム動作については課題（エ）にて記す。

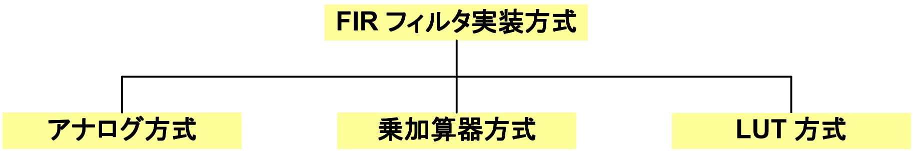
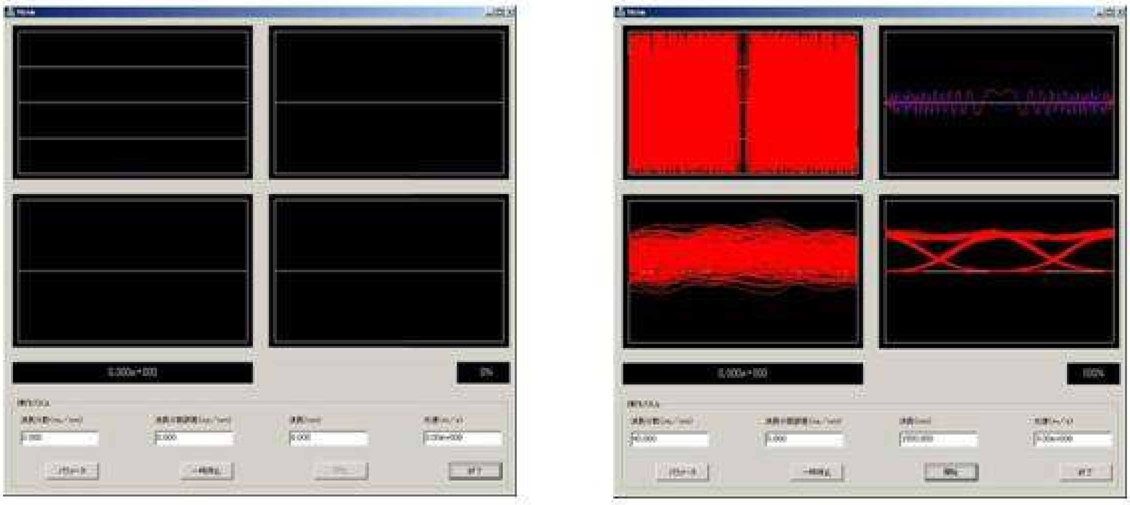


図 4-1-2-2　FIR フィルタ実装方式


(a) 起動画面　　　(b) 10Gbps 2000km 伝送エミュレーション時
図 4-1-2-3　分散フリートランスポンダエミュレータ

４－１－２－２　光送信部構成検討

開発した分散フリートランスポンダエミュレータを元に、光送信器の構成・制御方式検討を昨年度に引き続き実施した。プリコーディング光送信器の構成要素である光変調部の安定動作のために必要なバイアス制御精度に関する検討を行った結果を以下に記す。あわ

せて、実用上の課題となる変調器バイアス制御誤差が波形劣化に与える影響について、従来の駆動方式と比較した結果および変調方式依存性を示す。

昨年度座標変換を用いた光変調器の変調損失改善手法の提案を行った。伝送路の波長分散が 0 ps/nm の場合を考えると、図 4-1-2-1 での実部（I-ch）・虚部（Q-ch）の駆動信号割り当てでは Q-ch が存在しないため、変調器の Q-ch 側を消光の状態で使用することになり、3 dB の過剰な変調損失が発生することになる。なお、Q-ch 側を非消光の状態（DC 発光の状態）でも使用することは可能であるが、I/Q 変調器出力での光電界としては消光比の劣化として現れるため、通常は消光状態での使用となる。3dB の変調損失を回避する方式として、座標変換を用いた光送信器構成ブロックを図 4-1-2-4 に示す。直交 2 信号（I-ch、Q-ch）を座標変換（座標回転）により新しい直交 2 信号（I'-ch、Q'-ch）に変換する。下式(4-1-2-1)および式(4-1-2-2)は回転角をθとした場合の、I'-ch および Q'-ch への変換式である。

$$D_r(t)' = \cos\theta \cdot D_r(t) + \sin\theta \cdot D_i(t) \qquad \text{（式 4-1-2-1）}$$

$$D_i(t)' = -\sin\theta \cdot D_r(t) + \cos\theta \cdot D_i(t) \qquad \text{（式 4-1-2-2）}$$

式(4-1-2-1)および式(4-1-2-2)において、$D_r(t)$・$D_i(t)$はそれぞれプリ分散補償用演算後の直交 2 信号（実部・虚部データ）を表す。 I'-ch、Q'-ch はそれぞれ元となる I-ch、Q-ch の二つの信号を合成したものとなる。

図 4-1-2-5 に、従来のプリ分散補償器の構成と座標変換を用いた提案構成における送信シングルパルス（複素光電界）の様子を示す。ここでは分散補償量は 0 ps/nm とした。従来構成においては、Q-ch（虚部成分）が零となり 3dB 過剰変調損失の要因となる。一方、π/4 座標回転処理を行った提案方式（図 4-1-2-5(b)）においては、I-ch と Q-ch の振幅は同等であり、過剰な変調損失が発生していないことがわかる。

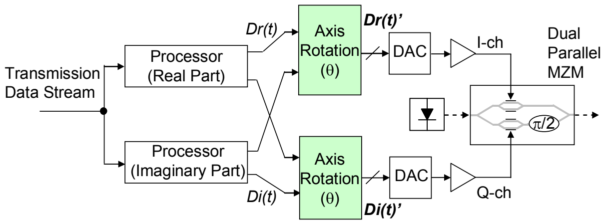


図 4-1-2-4 座標変換を用いた電気的プリ分散補償光送信器構成（提案方式）

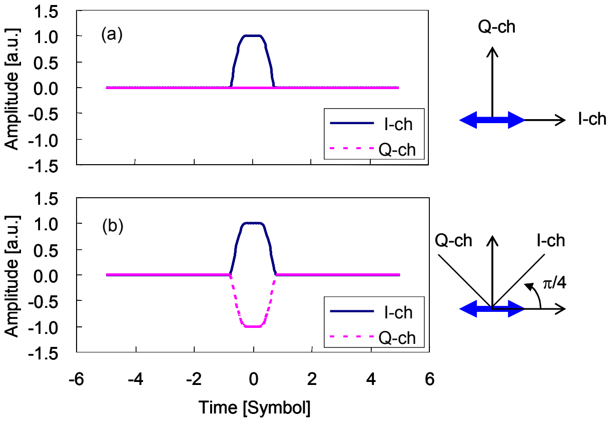


図 4-1-2-5　複素電界計算例（シングルパルス）
(a) 従来方式、(b) 提案方式

座標回転操作を行った場合の電気的プリ分散補償の効果については、座標変換前と変わ

ることはない。これは、生成する光電界として複素空間上のフェーザの軌跡を再現できる組み合わせの座標系を任意に選択できるためである。例えば、図 4-1-2-6 に示すように座標系を極座標(R, Ψ)として、

$$I - ch = R \cdot \cos\Psi \qquad \text{(式 4-1-2-3)}$$
$$Q - ch = R \cdot \sin\Psi \qquad \text{(式 4-1-2-4)}$$

としても、プリ分散補償の効果としては同一であることを考えると理解できる。座標回転によるフェーザの変化を図 4-1-2-7 に示すが、変調器駆動振幅が変化しても複素空間上のフェーザの軌跡は絶対位相を除いて変化していないことがわかる。

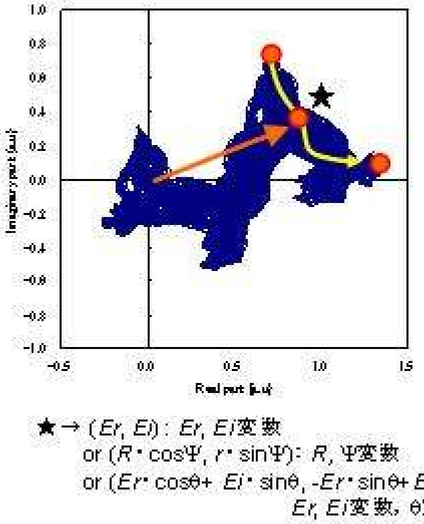


図 4-1-2-6　複素電界のフェーザ表示例

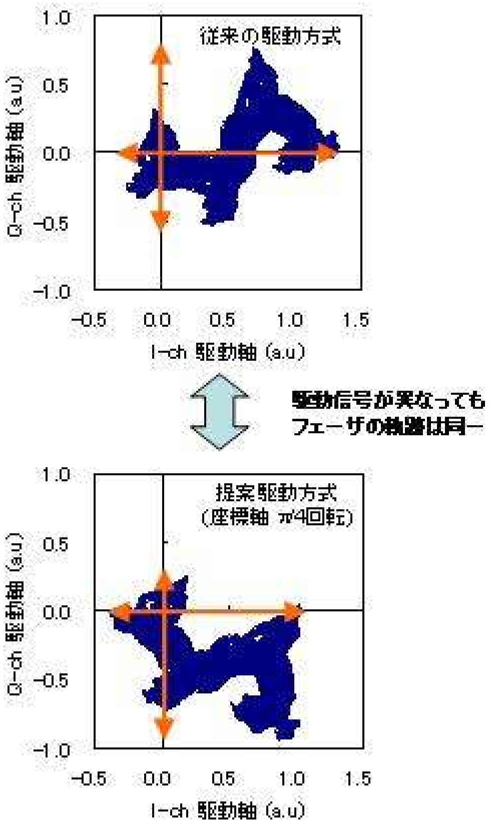


図 4-1-2-7　座標回転操作によるフェーザの変化

プリコーディング光送信器の光変調部として I/Q 変調器を使用する場合、必要となる DC バイアス制御箇所は、図 4-1-2-8 で示す I-ch 用 MZI（Δϕ_1）、Q-ch 用 MZI（Δϕ _2)、I-ch/Q-ch 間相対光位相（Δϕ _3）の 3 箇所である。

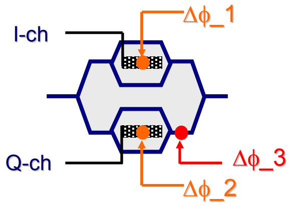
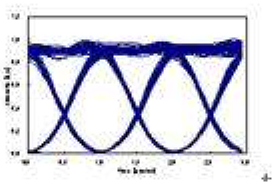
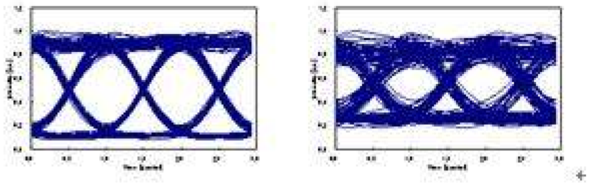


図 4-1-2-8　I/Q 光変調器のバイアス制御箇所

従来構成の（座標変換を行わない）プリコーディング光送信器において、各バイアス制御箇所のずれによって生じる波形劣化の様子を図 4-1-2-9 に示す。バイアスずれが発生する箇所によって、波形劣化の原因が符号間干渉（ISI）か消光比劣化かが異なる。

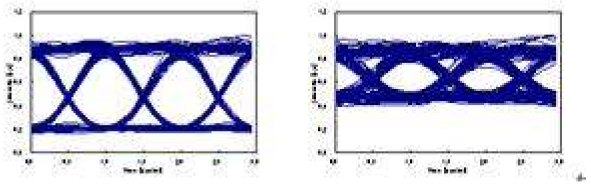


(a) バイアスずれなし



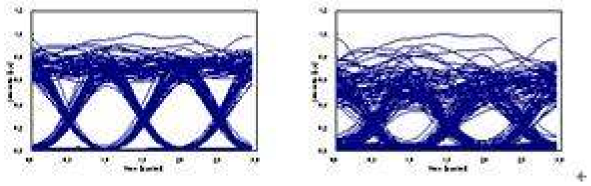
Δϕ _1=0.1π rad.　　　　Δϕ _1=0.2π rad.

(b) I-ch バイアスずれ(Δϕ _1)



Δϕ _2=0.1π rad.　　　　Δϕ _2=0.2π rad.

(c) Q-ch バイアスずれ(Δϕ _2)



Δϕ _3=0.1π rad.　　　　Δϕ _3=0.2π rad.

(d) I-ch/Q-ch 相対位相ずれ(Δϕ _3)

図 4-1-2-9　バイアスずれによる波形劣化例

図 4-1-2-9 の例では、

・I-ch バイアスずれ → ISI による劣化+ 消光比劣化

・Q-ch バイアスずれ → 消光比劣化

・相対光位相ずれ → ISI による劣化

という傾向が読み取れる。これは定性的に以下のように説明される。

・I-ch バイアスずれ：DC バイアスずれによる消光比劣化が起こる。また、複素電界の振幅・位相成分の最適値からのずれによる過剰な ISI が発生する。

・Q-ch バイアスずれ：従来構成では、I-ch の信号光パワーの寄与の方が Q-ch 光パワーの寄与より大きい。従って、Q-ch のバイアスずれは主として余分な DC 光の漏れによる消光比劣化として寄与となる。(I-ch/Q-ch 間は直交しているため、DC 光の漏れは、ISI の要因とならず消光比劣化のみに寄与する）

・相対光位相ずれ：I-ch/Q-ch 間は直交しているため、この部分の最適値からのずれは主として ISI による波形劣化の原因となる。

上記のとおり、I/Q 変調器の各部のバイアスずれはそれぞれ異なる劣化として現れるが、その影響は I-ch/Q-ch の光パワーの割合にも依存することがわかる。ここで、光変調部の変調損失低減を目的とした座標変換操作は、I-ch/Q-ch それぞれの光出力パワーを変化させるため、各制御箇所でのバイアスずれの影響度合いが座標変換を行わない従来方式と比較して異なる可能性がある。以下では、座標変換操作の有無によるバイアス制御誤差耐力について検討した結果を示す。

図 4-1-2-10、図 4-1-2-11 は、I-ch 用 MZI、Q-ch 用 MZI でのバイアスずれ、および I-ch/Q-ch 間相対光位相ずれによって生じるアイ開口ペナルティを NRZ 変調、DQPSK 変調のそれぞれに対して計算した結果である。図中のペナルティの値は、各座標回転角θの値に対して、アイ開口ペナルティ最小値に対する相対的なペナルティとした。また、プリ分散補償量は NRZ 変調に対して 32000 ps/nm、DQPSK 変調に対して 128000 ps/nm である(DQPSK 変調は NRZ 変調と比較して、同一タップシンボル長の FIR フィルタでの補償量が 4 倍となる)。座標回転角（θ）は 0 rad.およびπ/4 rad.の 2 種類の結果を示している。図 4-1-2-10、図 4-1-2-11 の結果より、DQPSK 変調の方が NRZ 変調に比べてバイアス制御誤差に対する許容幅が小さいことがわかる。座標変換を行った場合（θ=π/4 rad.）の許容幅は、0.5dB のペナルティに対して NRZ 変調 0.1π rad.、DQPSK 変調 0.02π rad.である。また、座標回転角θ=π/4 rad.でのペナルティ特性は、NRZ 変調・DQPSK 変調ともにθ=0 rad.の場合と同等であり、座標変換操作により制御精度は劣化しないことがわかる。

以上の結果から、分散フリートランスポンダの構成部品である光変調部の提案駆動手法に対して、制御精度が及ぼす信号品質劣化の要因分析とペナルティ評価より必要となる許容度が明らかになった。

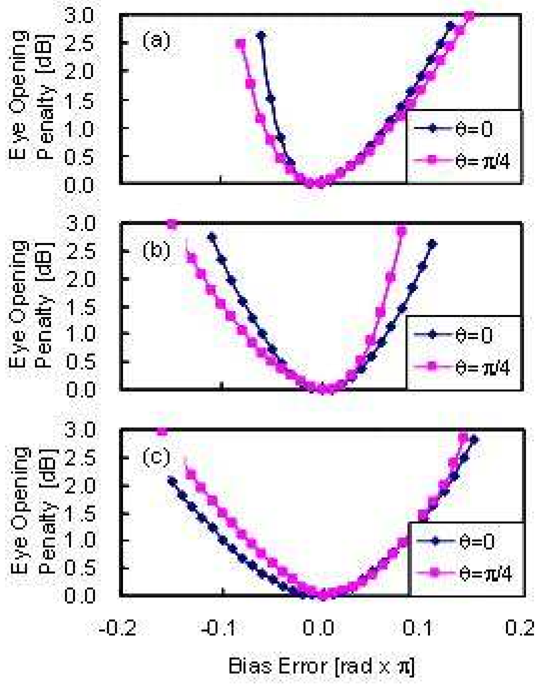


図 4-1-2-10　NRZ 変調におけるバイアス誤差耐力
(a) I-ch MZI に対するバイアスずれ、(b) Q-ch MZI に対するバイアスずれ、(c) I-ch/Q-ch 相対光位相ずれ

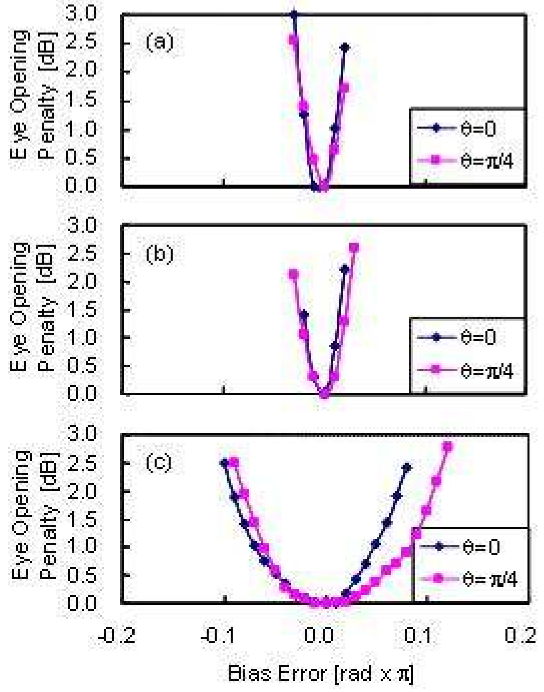


図 4-1-2-11　DQPSK 変調におけるバイアス誤差耐力
(a) I-ch MZI に対するバイアスずれ、(b) Q-ch MZI に対するバイアスずれ、(c) I-ch/Q-ch 相対光位相ずれ

４－１－３　高速 LSI 設計フェーズⅠ

最終目標とする分散フリートランスポンダを実機にて実現するためには、キーデバイスであるプリコーディング LSI 開発が必須である。開発当初、予等化情報を生成するデジタル回路と、前記予等化情報を元に任意波形を生成するアナログ回路とを別々に設計する計画であったが、デジタル回路とアナログ回路とを別 LSI とした場合、LSI 間を走る並列データのスキュー調整用回路による回路規模の増加や、並列データ入出力用のピンによるチップサイズの増大の問題が判明した。これらを克服するため、開発難易度は増すが、デジタル・アナログ混在 LSI 開発を選択することとした。

本 LSI 開発においては、①光ファイバ伝送路の予等化情報を生成する大規模なデジタル回路設計、②10Gbps の任意波形を生成する高速アナログ回路設計、③前記デジタル回路とアナログ回路との混在集積化が必須であり、難易度の高い回路設計技術が要求される。また、それらの回路設計で用いられるプロセス選定が鍵となる。

上記を鑑み、平成１９年度は分散フリートランスポンダを実機にて実現するために、平成１８年度の検討で決定したプリコーディング回路方式に対応するデジタル・アナログ混在高速 LSI 設計に着手した。図 4-1-3-1 に、本 LSI の開発フローを示す。平成１９年度は、このうちの最も設計量の多いデジタル部の要求仕様定義から論理検証まで（高速 LSI フェーズⅠ）を行い、LSI の機能レベルでの論理設計終了を目標とした。また、アナログ部に適用される基本回路の設計終了を目標とした。

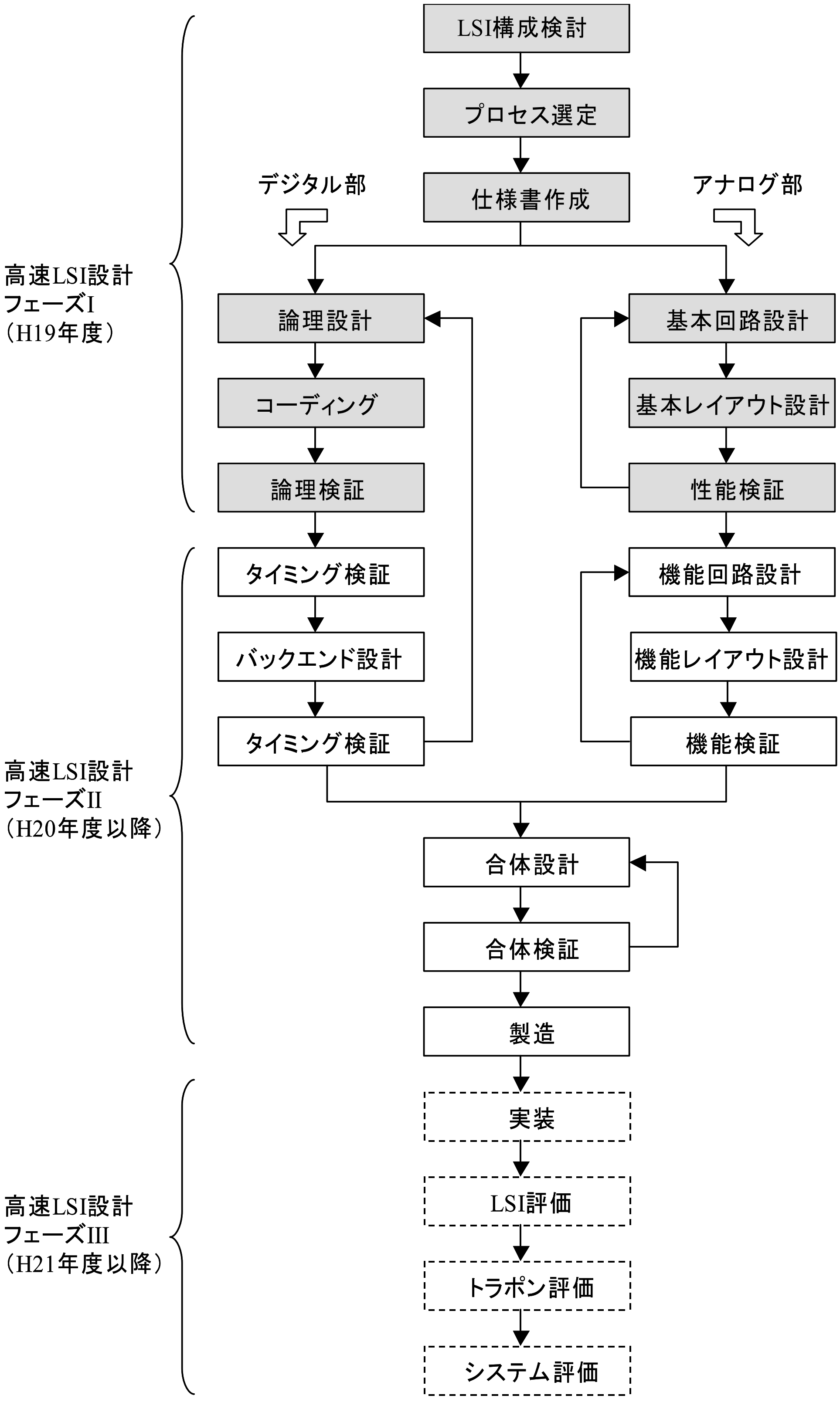


図 4-1-3-1　プリコーディング LSI の開発フロー

４－１－３－１　LSI 構成検討

プリコーディング LSI の実現には、予等化情報を生成するデジタル回路と、前記予等化情報を元に任意波形を生成するアナログ回路との二つの回路が必要である。上記のデジタル回路とアナログ回路とを別 LSI とする場合、以下に記す問題がある。

(1) LSI 間を走る並列データのスキュー調整

スキュー調整としては、送受信端にて DFF を並列データ分並べ、リタイミングする方式が一般的である。また、受信端にて並列データごとにタイミング抽出を行う方式も知られている。この方式では、受信端にて並列データの同期を確立するために、並列データの位相情報をデスキューチャネルに乗せ、受信端にて上記位相情報をもとに各チャネルにタイミングを抽出しリタイミングする。上記いずれの方式も多くの回路を必要とするため、LSI の面積のみならず消費電力が増加するという問題がある。

(2) 並列データ入出力用のピンによるチップサイズの増大

並列データを伝送する場合、信号間カップリングを防ぐための GND 用のピンも必要となることに加え、制御信号用のピン、電源用および GND 用のピンなども必要であることを考慮すると、数多くのピンが必要となる。ピン数が多い場合、チップの実装形態としてはフリップチップが好適となる。実装信頼性が十分に考慮されたフリップチップ実装のピン間隔は現時点で 250μm 前後であり、数多くのピンをチップ外周にのみ配置するためには、チップサイズを大きくせざるを得ない。チップサイズが大きくなると、チップの歩留りが低下し、製造コストが上昇するという問題がある。一方、数多くのピンをチップの外周のみに配置するのではなく、複数列とする場合、チップ外周ではないピンに接続される配線の引き回しが増えるため、信号品質の劣化が避けられないという問題がある。

以上の LSI 構成検討から、上述の問題を克服するために、予等化情報を生成するデジタル回路と、前記予等化情報を元に任意波形を生成するアナログ回路とを別々に設計するのではなく、開発難易度は増すが、デジタル・アナログ混在 LSI 開発を選択し、問題を解決する方針とした。

４－１－３－２　プロセス選定

超高速・大規模なアナログ・デジタル混在 LSI を設計するに当たり、半導体プロセスに求められる仕様として、1)自動配置配線に対応する標準セルライブラリを有すること、2)配線ルールが微細であること、3)配線層数が多いこと、4)スイッチング周波数が高いトランジスタを有すること、の 4 点が挙げられ、これら全てを満足するプロセスとして近年進化が目覚しい SiGe-BiCMOS プロセスを選定した。上記 1)はデジタル回路設計の自動化を可能とし、上記 2)および 3)はデジタル回路の省エリア化を可能とする。また、3)に関してであるが、本 LSI のような標準セル数が多いシリコンリッチなデジタル回路の場合、電源および GND パターンがメッシュ構造となり最低でも 2 層は必要であること、且つ、標準セル内部では拡散層に最も近いメタル 1 層が使用されていることを踏まえると、必要な配線層は 5 層以上である。4)に関しては、今回選定した SiGe-BiCMOS プロセスのバイポーラトランジスタの最高スイッチング周波数は 200GHz と世界最高速であり、高速 D/A コンバータ回路の高分解能化の実現のみならず、LSI の省電力化も期待できる。図 4-1-3-2 に、バイポーラトランジスタのスイッチング周波数のコレクタ電流依存性をシミュレーションした結果を示す。図 4-1-3-2 から、コレクタ電流が 2.5mA において、バイポーラトランジスタの最高スイッチング周波数が 195GHz と 200GHz に近い値となることがわかる。

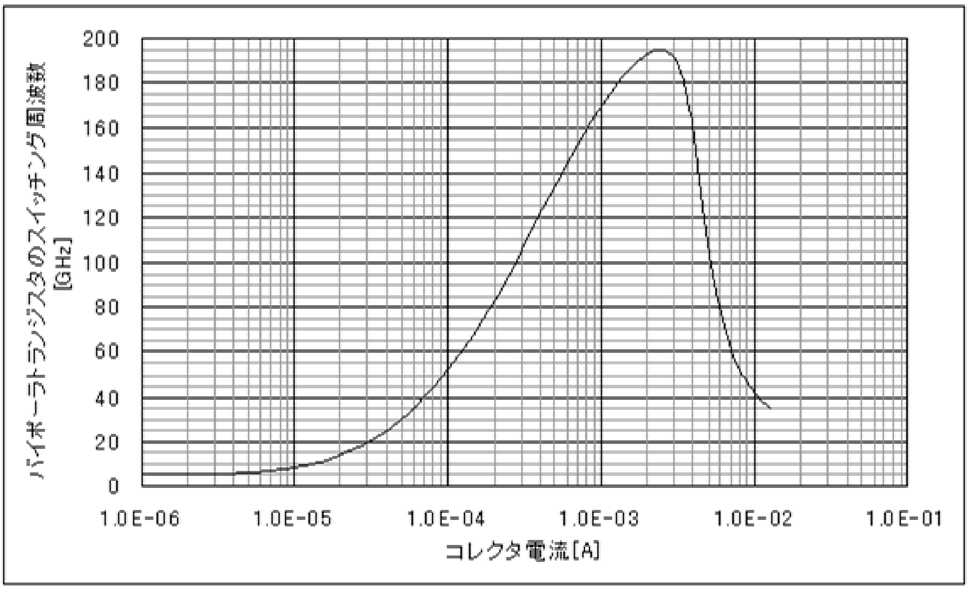


図 4-1-3-2　バイポーラトランジスタのスイッチング周波数の
コレクタ電流依存性

４－１－３－３　仕様検討

図 4-1-3-3 に、プリコーディング LSI 機能ブロック図を示す。適用プロセスの性能を踏まえ、各機能ブロック内の仕様策定、各機能ブロック間の仕様策定を行った。以下、各部の機能に関し説明する。

［インタフェース回路］
入力されたデータ信号をシリアル／パラレル変換し、予等化情報生成回路に出力する。
［予等化情報生成回路］
標準セルで構成される。入力データに対し、LUT(Look Up Table)に格納されたタップ係数を乗算し、伝送路の逆特性を有する予等化情報を生成し、多重回路に出力する。
［多重回路］
RF CMOS およびバイポーラトランジスタで構成される。予等化情報生成回路の出力データ信号を多重し、D/A コンバータ回路に出力する。
［D/A コンバータ回路］
RF CMOS およびバイポーラトランジスタで構成される。入力された高速データ信号から、10Gbps の任意波形を生成し、入力データと同期した I チャネルおよび入力データからπ/4 だけ位相が遅れた Q チャネルを生成する。

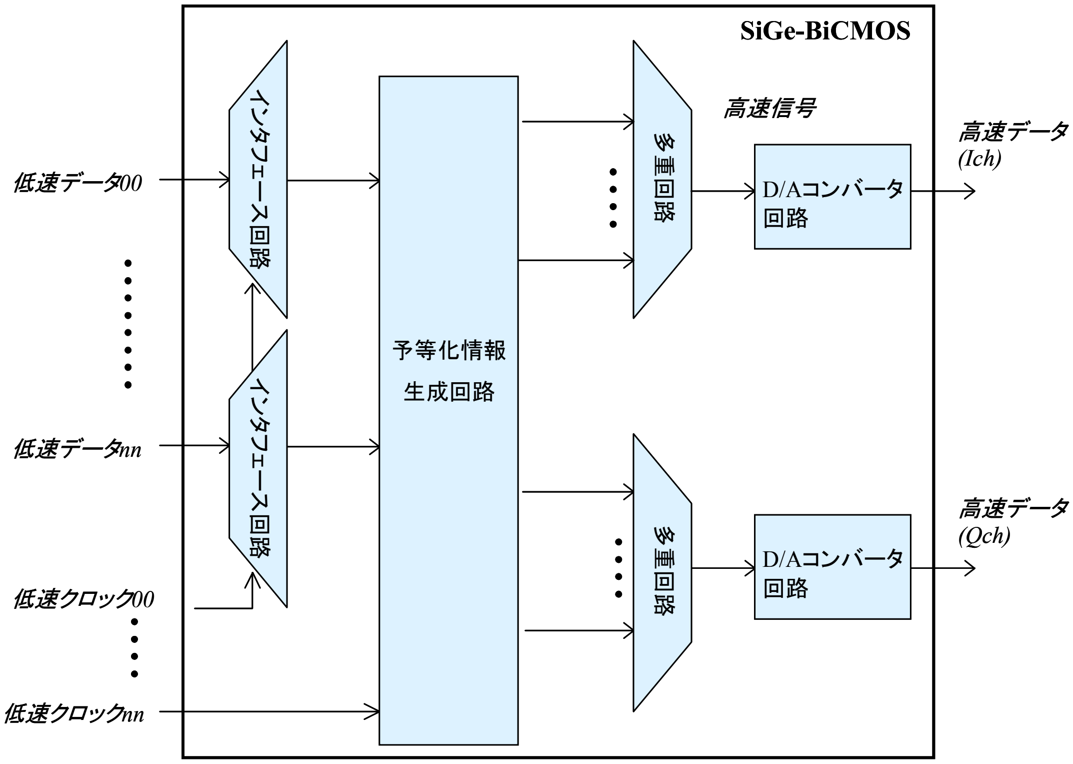


図 4-1-3-3　プリコーディング LSI 機能ブロック図

４－１－３－４　アナログ部基本回路設計

プリコーディング LSI では基本回路として 1)D-FF、2)ラッチ、3)セレクタ、4) データバッファ、5) クロックバッファが速度別に必要となる。本報告では、基本回路の内、高速性が求められる高速 DFF および中速 DFF に関し 1)基本回路設計、2)基本レイアウト設計、3)性能検証、を実施した結果を成果として記載する。

(1) 高速 DFF 設計

図 4-1-3-4 に、マスターラッチとスレーブラッチとから構成される高速 DFF の回路図およびレイアウトを示す。回路図において、左半分がマスターラッチ、右半分がスレーブラッチである。一方、レイアウトにおいて、下半分がマスターラッチ、上半分がスレーブラッチである。DFF 回路設計において重要なパラメータの一つに電流がある。DFF の性能を表す指標である位相余裕や出力波形の Tr/Tf を向上させるためには、電流をより多く流し、DFF のスイッチング動作速度を上げれば良いが、1)LSI 全体の消費電力の増加、2)使用素子のサイズ拡大に伴う DFF 面積の拡大、などのトレードオフが発生してしまう。また、基本回路間を結ぶ配線の寄生容量の影響により、DFF の小信号帯域や出力振幅が低下してしまうため、高速動作が要求される DFF には入力段あるいは入力段に配線の寄生容量を駆動するバッファが必要となり、消費電力が増加してしまう。

上述の課題を克服するために、基本回路設計の時点から基本回路間の配線容量を考慮し、求められる性能を満足する最適な回路構成、素子のサイズおよび素子の種類を選定しながら設計を進めた。

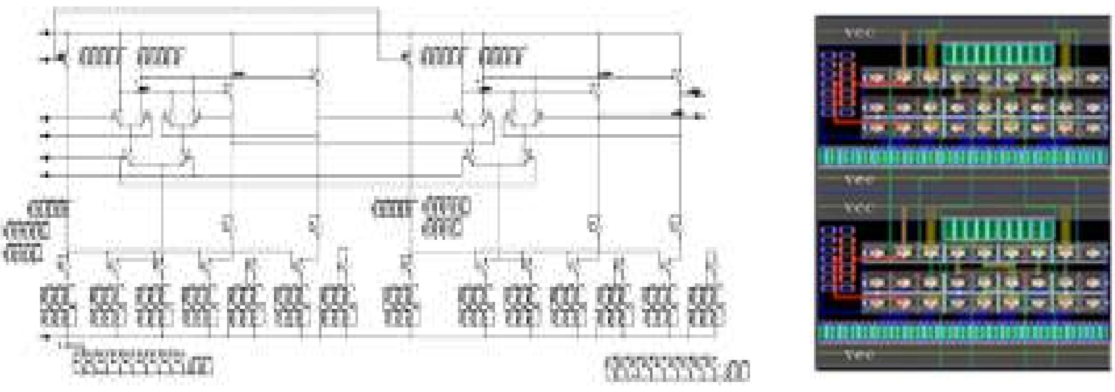


図 4-1-3-4　高速 DFF の回路図およびレイアウト

図 4-1-3-5 に、高速 DFF のシミュレーション回路を示す。DFF の前段にデータバッファおよびクロックバッファを、後段に負荷としてデータバッファを接続した状態で、波形シミュレーションした結果を、図 4-1-3-6 に示す。図 4-1-3-6 に示す波形は高速 DFF 出力波形であるが、アイが十分に開いた良好な出力波形となることを確認した。

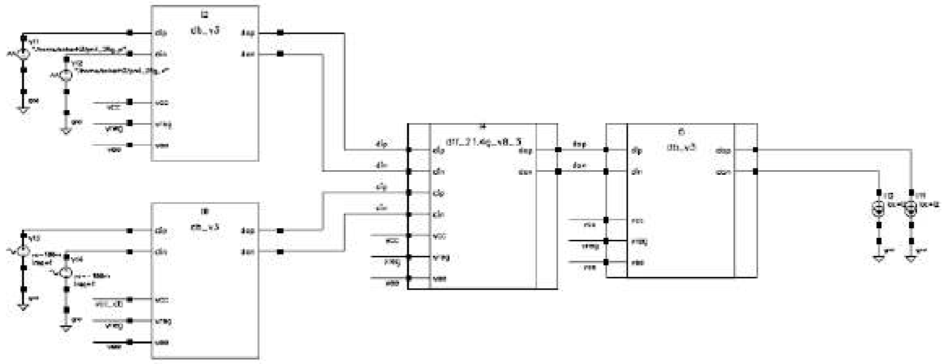


図 4-1-3-5　高速 DFF のシミュレーション回路

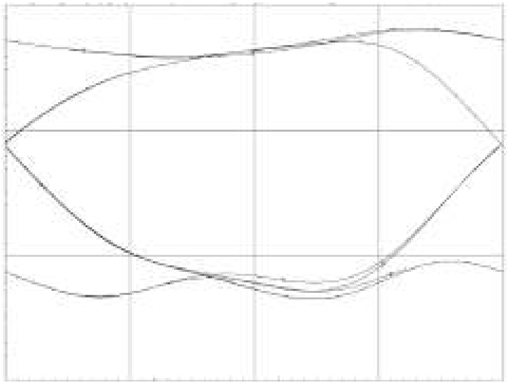
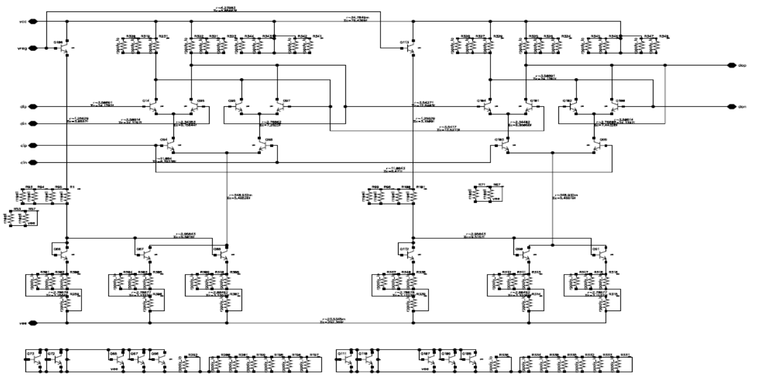


図 4-1-3-6　高速 DFF の出力波形

(2) 中速 DFF 設計

図 4-1-3-7 に、マスターラッチとスレーブラッチとから構成される中速 DFF の回路図およびレイアウトを示す。回路図において、左半分がマスターラッチ、右半分がスレーブラッチである。一方、レイアウトにおいて、下半分がマスターラッチ、上半分がスレーブラッチである。図 4-1-3-7 に、先の図 4-1-3-4 と同じ思想で設計を進めた中速 DFF の回路図およびレイアウトを示す。先の図 4-1-3-4 と同じく、基本回路設計の時点から基本回路間の配線容量を考慮し、求められる性能を満足する最適な回路構成、素子のサイズおよび素子の種類を選定しながら設計を進めた。



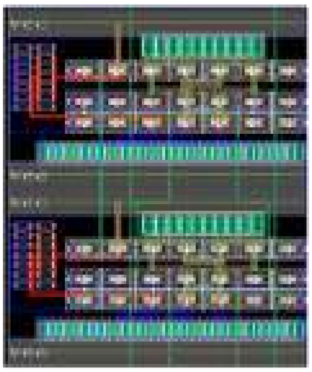


図 4-1-3-7　中速 DFF の回路図およびレイアウト

図 4-1-3-8 に、中速 DFF のシミュレーション回路を示す。DFF の前段にデータバッファおよびクロックバッファを、後段に負荷としてデータバッファを接続した状態で、波形シミュレーションした結果を、図 4-1-3-9 に示す。図 4-1-3-9 に示す波形は中速 DFF 出力波形であるが、アイが開いた良好な出力波形となることを確認した。

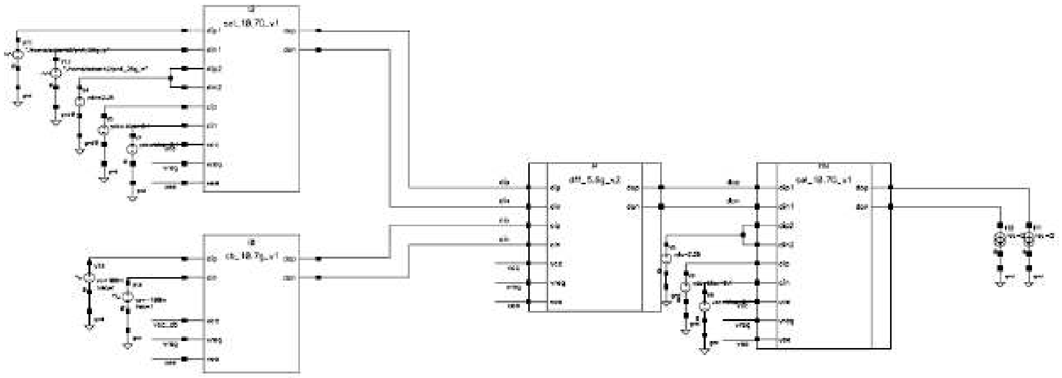


図 4-1-3-8　中速 DFF のシミュレーション回路

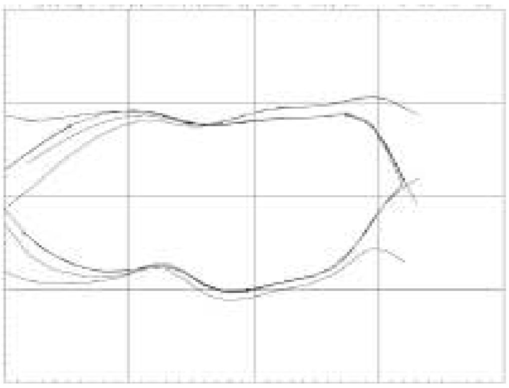


図 4-1-3-9　中速 DFF の出力波形

平成１９年度は高速 LSI フェーズⅠとして、10Gbps の任意波形を生成する高速アナログ回路に適用される基本回路の設計を終了した。

４－１－３－５　デジタル部論理設計

デジタル部はプリコーディング部演算機能に相当する FIR フィルタを構成する。分散フリートランスポンダを実現するための FIR フィルタ性能について要求仕様を定義し、方式検討を行い外部仕様を作成した。さらに設計仕様を元に対応するデジタル回路の論理設計、RTL 記述によるコーディングおよび論理検証を実施した。

（１）要求仕様定義および外部仕様作成

プリコーディング方式はファイバの伝達関数の逆特性に相当する変調を予め送信側でかけ(予等化)、ファイバ中の分散による歪みを打ち消す。分散補償量は FIR フィルタ構成で決定されるため、プリコーディング LSI デジタル部性能がそのまま分散補償能力を決める。デジタル部の要求仕様および外部仕様として表 4-1-3-1 に示す通り定義した。

図 4-1-3-3 のプリコーディング LSI 機能ブロック図に示す予等化情報生成回路箇所に要求される性能を達成する。光通信で使用する高速シリアル信号を転送させるため、FIR フィルタがサンプル数×I チャネル出力/Q チャネル出力分必要であり、全体として 10Gsps を超えるスループットを達成しなければならない。

表 4-1-3-1　プリコーディング LSI デジタル部仕様

仕様項目		内容
対応信号フォーマット		10.7Gbps OOK 信号
デジタル部動作周波数		170MHz　(内部並列化動作)
FIR フィルタ	タップ種別	サンプル数 x I チャネル/Q チャネル出力
	スループット	2 倍オーバサンプリング以上

（２）論理設計

プリコーディング LSI 開発における一番の技術課題は、構成する各モジュールの 10Gbps 超の光通信のシンボルレートで高速動作させることである。一般的に FIR フィルタ回路は積和演算器で実装されるが、高速化、回路規模削減が必要な場合メモリを使用したルックアップテーブル(LUT)方式が適用される。本開発では LUT 方式を元にフィルタ回路の論理設計を行った。

図 4-1-3-10 に LUT によるフィルタ構成法を示す。LUT にて FIR フィルタ機能を実現する場合、メモリに積和演算結果を予め格納しておき、入力データ系列をアドレスとしてメモリリードをすることで乗算結果を出力する。

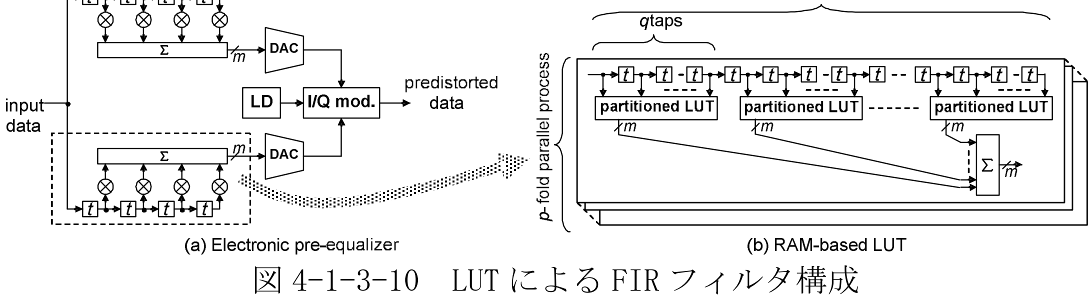


図 4-1-3-10　LUT による FIR フィルタ構成

フィルタタップ数をＬとすると、メモリの容量は２^{L}ワードとなり、LSI に実装できない規模になる。対策として、いくつかのタップ（メモリアドレス）毎に LUT を分割して用意することにより、メモリ全容量を低減させる方法がある。図 4-1-3-11 に LUT アドレス分割幅と必要メモリ数/容量の関係を示す。タップ分割数を上げる(LUT アドレス幅を小さくする)と、必要なメモリ容量を２^{m}×(L／m)ワードに低減することが可能だが、メモリ個数が m/n 個分必要になる。しかし、10Gbps を越える高速なスループットを実現するために、数百ビットに及ぶ並列展開を施しており、過度に分割すると所望の分散補償量を達成するには 1,000 個規模のメモリが必要になる。これは現在の LSI 集積化技術の限界を超えた値である。このトレードオフの関係から LUT アドレス幅を最適である 2bit と定めた。

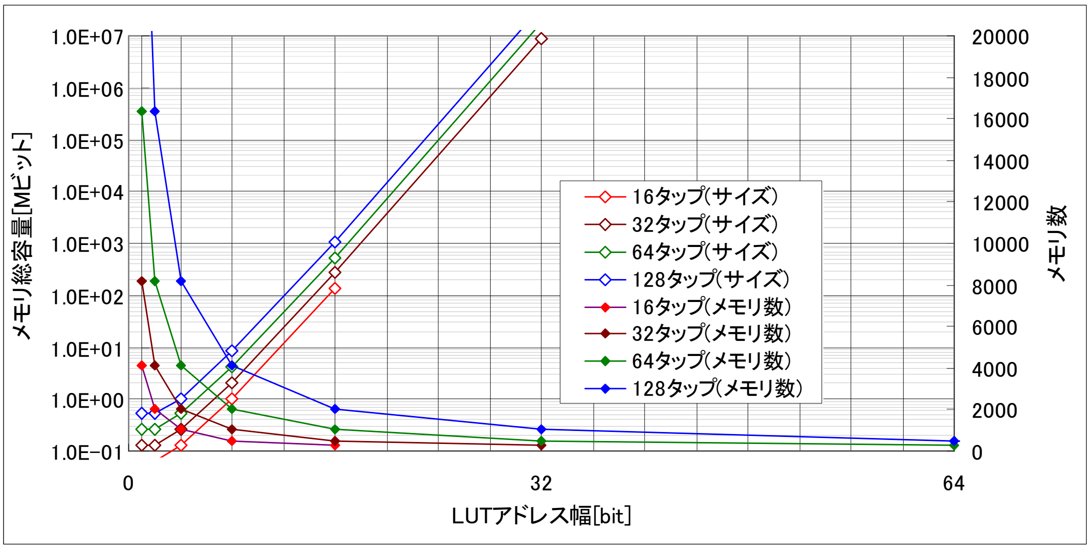


図 4-1-3-11　LUT アドレス分割幅と必要メモリ数/容量の関係

（３）コーディングおよび論理検証

上記の論理設計検討を元に、HDL(ハードウェア設計言語)を用いて実デジタル回路に対応する RTL(Register Transfer Level)コーディングを行った。コーディングを行ったプリコーディング LSI デジタル部のブロック図を図 4-1-3-12 に示す。デジタル部のコアとなる LUT 群の他に各種試験パタン処理機能、DAC に入力するためのデータ加工処理機能を備えている。

実回路設計においては、チップサイズ/動作速度等 LSI 上のリソースを勘案して、適用する回路方式を見極める必要がある。数十 Gbps に上る高速、大規模光通信用デジタル LSI での回路実現のためには、更なる規模削減手法が必須となることから、今回、Flip-Flop を用いた LUT 格納値縮退方法を考案した。図 4-1-3-13 に考案した Flip-Flop による LUT 構成方法を示す。

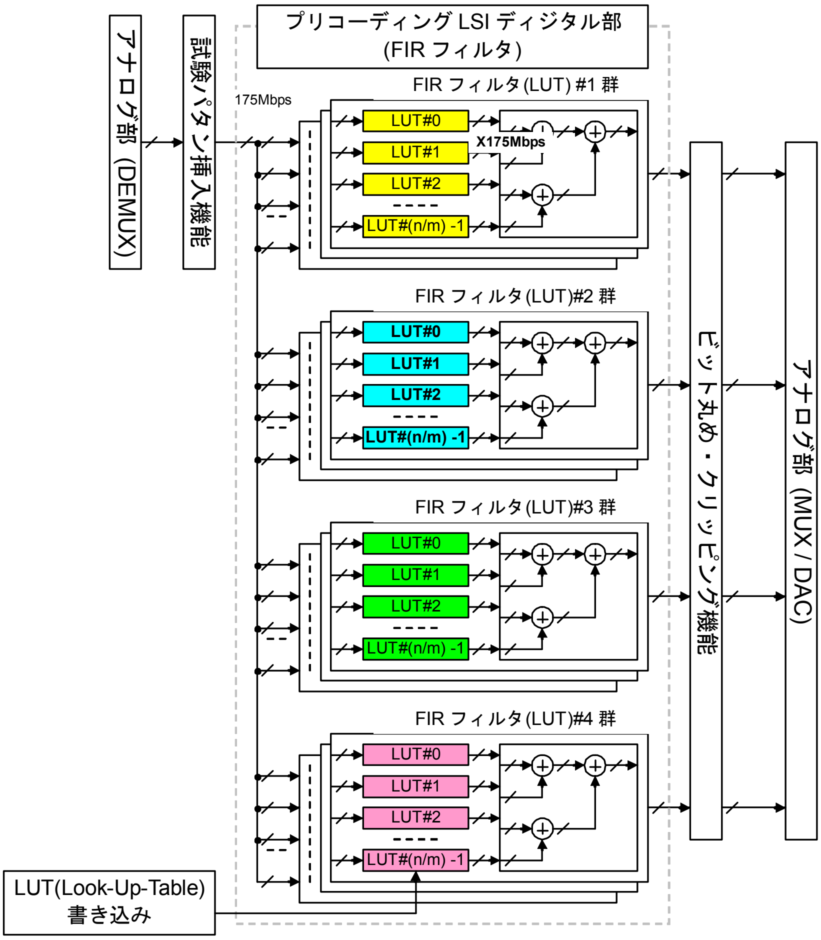


図 4-1-3-12 プリコーディング LSI デジタル部ブロック図

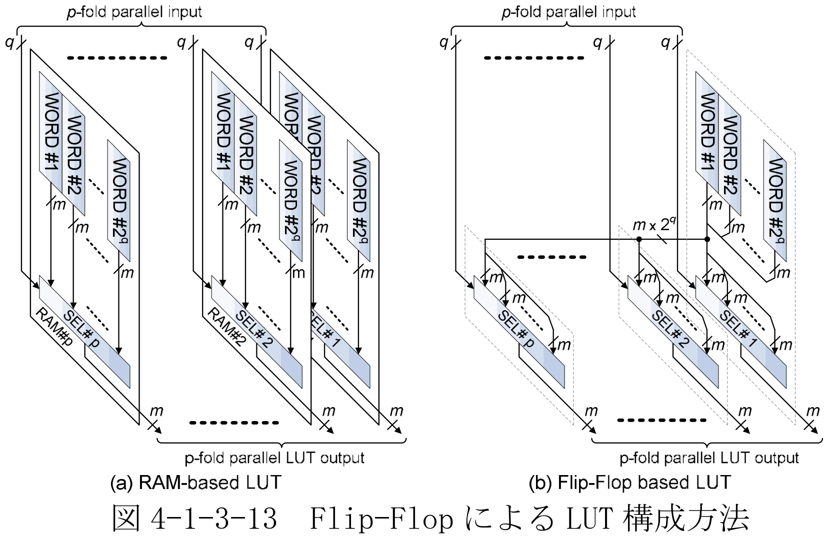


図 4-1-3-13　Flip-Flop による LUT 構成方法

光通信では並列化処理のため、同じテーブル値を持った LUT が並列展開数 p 個必要になる。例えば回路動作速度が 170MHz、信号速度が 10Gbps であれば、p=64 (10G = 170M×64) となる。通常のメモリで構成した LUT では、メモリの出力ポートが一つであり、これらを実現するためには p 個のメモリが必要となる(図 4-1-3-13(a))。これに対して Flip-Flop で構成する場合(図 4-1-3-13(b))、Flip-Flop からの出力の分岐を行い、並列展開データをセレクト信号とすることで、一つの LUT テーブルを p 個の FIR フィルタで共有することが可能となり全体の回路規模が削減される。この Flip-Flop 方式 LUT により RTL コードの作成を行った。

上記の作成 RTL コードに対して論理シミュレータを用いて論理検証を行い、正常性を確

認した。また実装時は配線混雑度が問題となることから、通常 LSI 設計において後工程に位置する仮合成・仮レイアウトを実行させて実現性の確認検証も行った。

図 4-1-3-14 にデジタルコア部(LUT)仮レイアウト結果の図を示す。デジタルコア部が現実的なサイズの LSI に収容できることを確認した。また、タイミング検証を行い、要求されるデジタルコア部速度以上の動作速度を達成する見込みを得た。

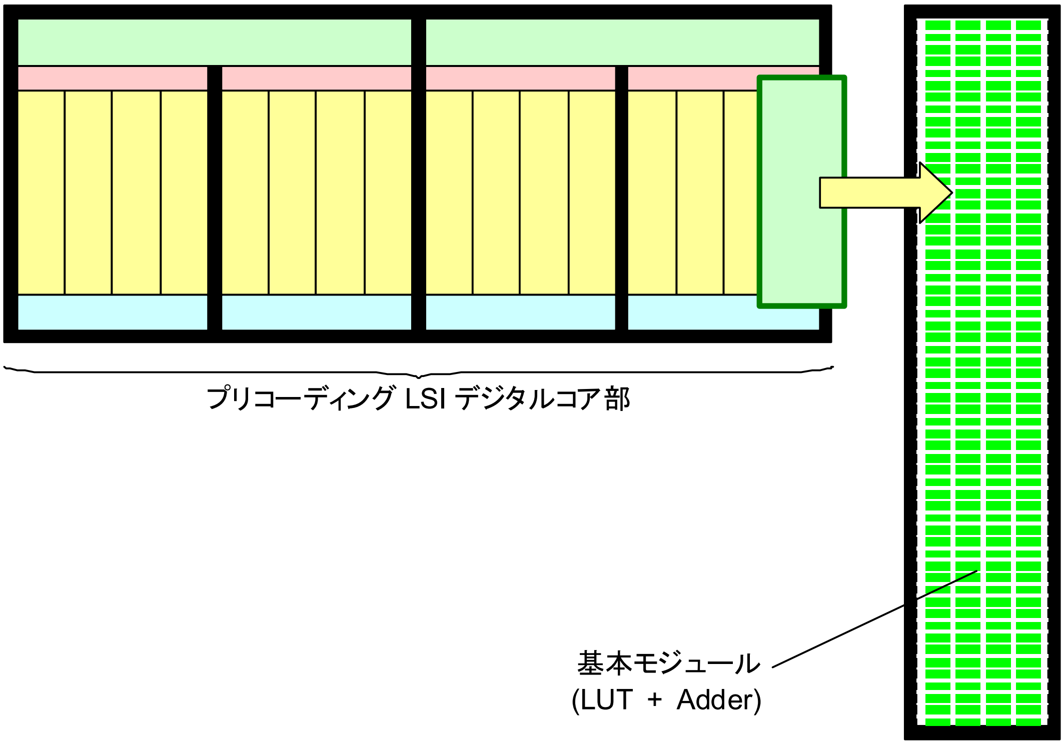


図 4-1-3-14 デジタルコア部(LUT)仮レイアウト図

高速 LSI 開発のうち最も設計量の多いデジタル部の要求仕様定義から論理検証までを行い、LSI の機能レベルでの論理設計を終了した。

４－１－４　実施計画に対する達成状況

平成１９年度の開発計画に対する達成状況は下記の通りである。

【開発計画】

(1) 計算機エミュレーション実証

(2) 高速 LSI 開発フェーズ I

【達成状況】

(1) 光送信部、光ファイバ伝送路、光受信部からなる計算機上の分散フリートランスポンダエミュレータを実現した。10Gbps 2,000km の分散を補償ができることを実証した。

達成度：100%

(2) 分散フリートランスポンダを実機にて実現するためにデジタル部とアナログ部から構成される高速 LSI 設計に着手した。デジタル部の設計は要求仕様定義から論理検証まで行い、LSI 機能レベルでの論理設計を終了した。アナログ部は基本回路の設計・性能検証を実施した。達成度：100%

４－２　MEMS 駆動光スイッチの研究開発

４－２－１　概要

本研究開発で取り組む光スイッチは、素材として用いるポリマ導波路の柔軟性を利用し、導波路交差部に形成した溝の機械的な接合と分離により光学的全透過と全反射を切り替えるものである。この溝の接合・分離の方式として、平成１８年度は新たに「回転駆動方式」を考案し、方式原理検証を完了した。この結果を受けて、平成１９年度は、まず回転駆動式光スイッチの３次元構造解析シミュレーションを実施し，回転駆動力を光経路切り替え溝に効率良く伝達できる構造設計パラメータを得た。次に、駆動機構として検討している電気機械式リレーを適用した光スイッチの要素試作を行い、リレーによる光スイッチ動作が可能なことを確認した。さらに各種光スイッチング動作特性の検証も行い、損失、クロストーク、偏波依存性、およびスイッチング応答時間を評価した。以下では、これらの詳細について報告する。

４－２－２　研究開発成果

４－２－２－１　回転駆動式光スイッチ構造設計

図 4-2-2-1 に、回転駆動式ポリマ導波路光スイッチの模式図を示す。

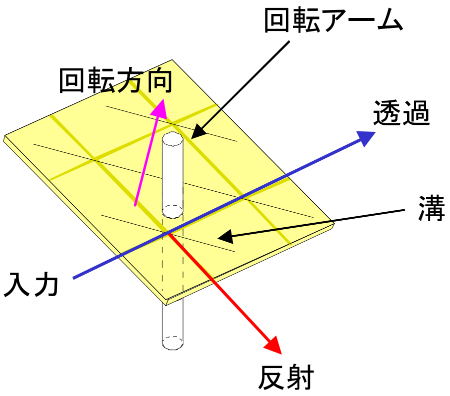


図 4-2-2-1　回転駆動式光スイッチ（斜視図）

光経路切り替えのための溝の近傍に回転アームを取り付け、回転アーム上端部を水平方向に動かしたときに発生する回転力で溝を開閉する。 ポリマフィルムは柔軟性を有するため、溝と回転アームとの距離がスイッチング（溝開き量）に大きく影響すると予想される。そこで、光スイッチ構造設計の指針を得るために、溝と回転アーム中心間の距離 d をパラメータとして、回転アーム回転角度と溝開き量の関係を３次元構造解析シミュレーションにより求めた。構造解析のための解析モデルを図 4-2-2-2 に示す.

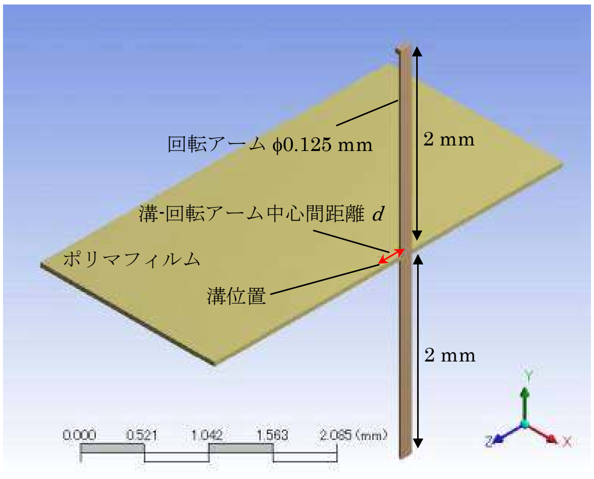


図 4-2-2-2　構造解析モデル

解析空間の節約のために対称モデルとしている。ポリマフィルムは実物に対応させ厚み0.05 mm としている。

図 4-2-2-2 において、溝から距離 *d* だけ離れた位置にϕ0.125 mm の回転アームが挿入されている（解析では回転アームとフィルムは一体化されている）。回転アームの長さはフィルムの裏表両面からそれぞれ 2 mm とした。この回転アームにある回転角度を与えたときの溝開き量を解析により導出した。適用したパラメータは以下の通りである。

溝ー回転アーム中心間距離 *d*　：　0.15 mm，0.2 mm，0.25 mm，0.5 mm
回転アーム回転角度：10°，20°，30°
ポリマフィルムの面積：4×4 mm^2（対称モデルのため解析を実施するのはこの半分）

各フィルム端は固定しており、回転アームは材料として石英を仮定した。

解析結果として、溝ー回転アーム中心間距離 *d* = 0.15 mm、0.25 mm、0.5 mm と変化させたときに、回転アームが 20° 回転としたときの水平方向（図中の Z 方向）への変位量のコンター表示を図 4-2-2-3(a)～(c)に順に示す.

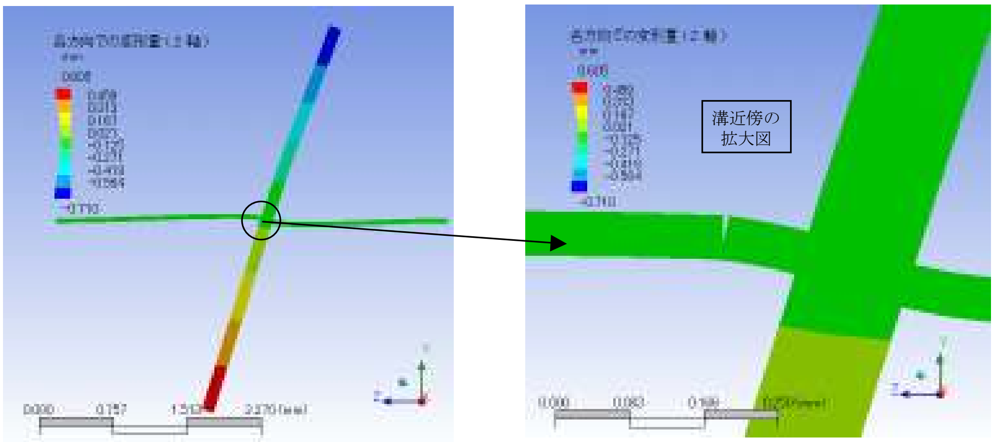


図 4-2-2-3(a)　d = 0.15 mm,　回転アーム回転角度 20°　（変位量コンター表）

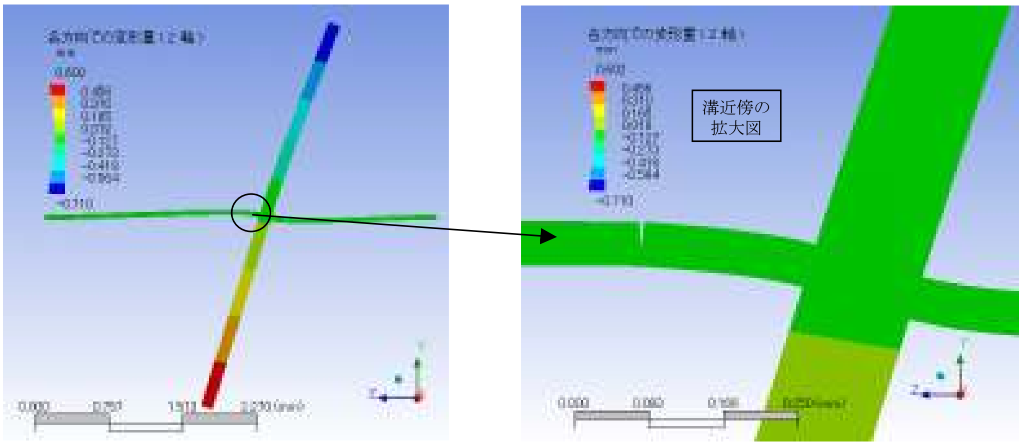


図 4-2-2-3 (b)　d = 0.25 mm,　回転アーム回転角度 20°　（変位量コンター表）

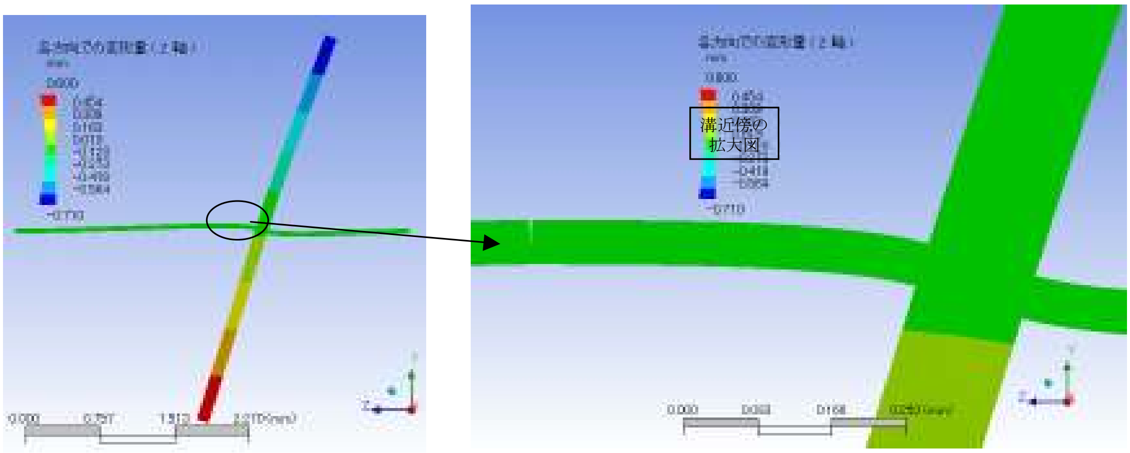


図 4-2-2-3 (c)　d = 0. 5 mm,　回転アーム回転角度 20°　（変位量コンター表）

溝と回転アーム中心間距離 d が小さい程に、回転駆動に伴うポリマフィルムの変形が小さくなり、より回転力が効率的に伝わり、同じ回転角度 20° に対して溝開き量が大きくなる様子がわかる。図 4-2-2-4 に、溝－回転アーム中心間距離 d = 0.15mm, 0.25 mm, 0.5 mm としたときの、導波路コア位置での溝開き量を示す。ここで「コア位置」はフィルム上面から 20 μm である。

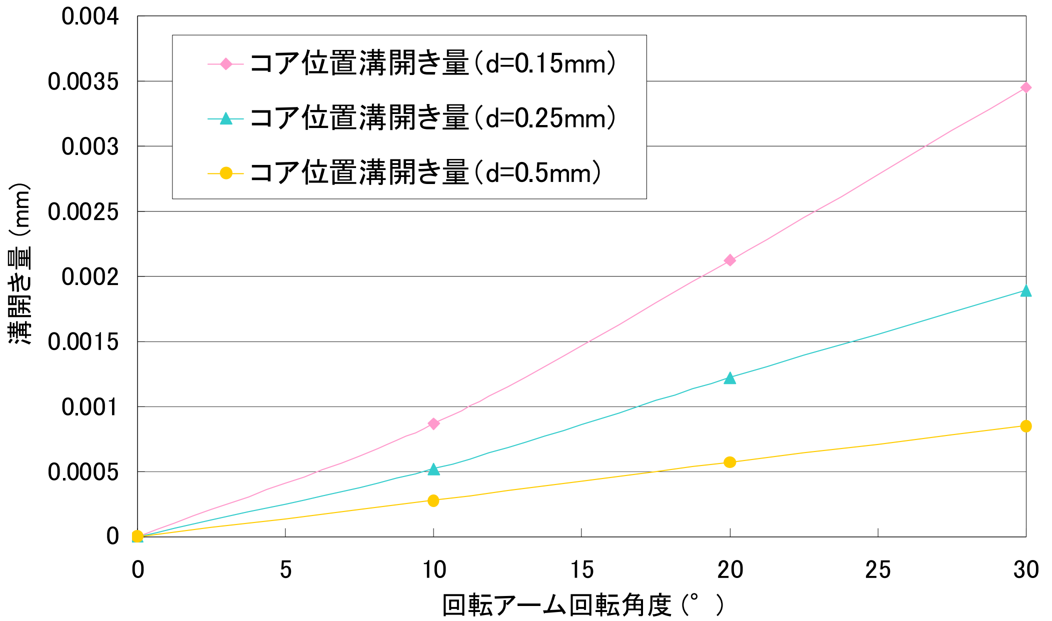


図 4-2-2-4　導波路コア位置での溝開き量と回転アーム回転角度

本光スイッチでは、スイッチング特性を得るためには、コア位置での溝の開き量は 0.001 mm（1 μm）程度必要となる。図 4-2-2-4 の結果を元に、溝－回転アーム中心間距離 *d* をパラメータとしてコア位置での溝の開き量 1 μm を得るために必要な回転アームの回転角度は、

（1）$d = 0.15$ mm のとき 11°
（2）$d = 0.2$ mm のとき 13°
（3）$d = 0.25$ mm のとき 17°

が必要である。$d = 0.5$ mm のときに関しては今回の解析範囲外（30° 以上）である。

以上から、*d* を小さくすることが回転駆動に有効であることが定量的に示された。この結果を受けて、回転アームの実装難易度も考慮し $d \sim 0.25$ mm の光スイッチフィルムを試作し、駆動機構として検討している電気機械式リレーを適用した光スイッチ要素試作を実施した。その構成模式図（光学測定系含む）を図 4-2-2-5 に示す。

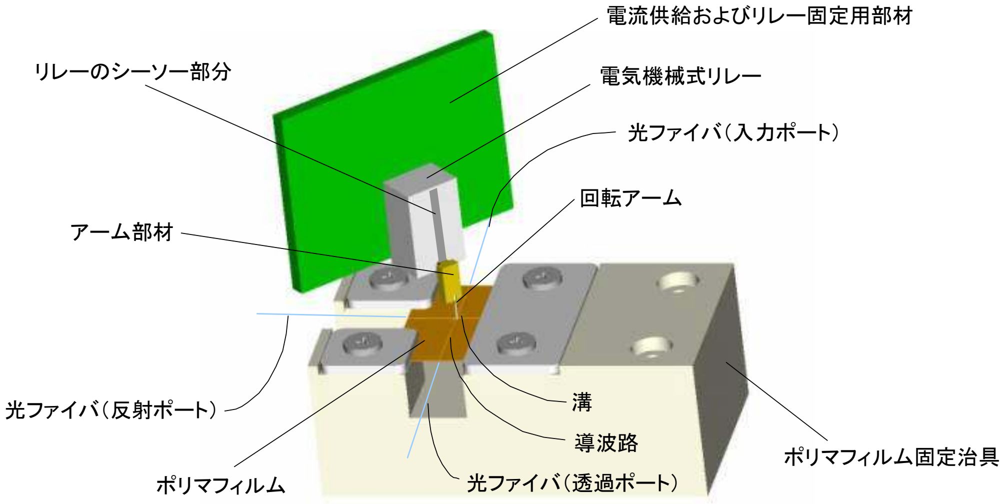


図 4-2-2-5　電気機械式リレーを適用した回転駆動式光スイッチの構成

ポリマ導波路への光入力、反射光測定、透過光測定は、各々に対応した光ファイバによる自由空間結合光学系を用いている。電気機械式リレーには、スイッチングのための電流供給およびリレー固定用の部材が取り付けられている。そのリレーのシーソー部分にアーム部材を取り付けており、そのアーム部材先端はポリマ導波路フィルムの溝近傍（距離 ～0.25 mm）に挿入された回転アームと接している。リレーの電気的スイッチングによりシーソー部分が水平変位し、それに伴い回転アームが回転することで溝を開閉する構成とした。試作した本光スイッチの動作検証について次節で述べる。

４－２－２－２　光スイッチング動作検証

前節の図 4-2-2-5 の電気機械式リレー適用回転駆動式光スイッチにおいて、リレーを電気的にスイッチングさせてシーソー部分を水平方向に変位させ、図中のアーム部材を介して回転アームを回転させ、スイッチング部（溝）を CLOSE→OPEN と動作させることで、

反射ポート： -38.8 dBm → -6.5 dBm（32.3 dB）
透過ポート： -3.4 dBm → -22.4 dBm（19 dB）

というスイッチング結果を得た。したがい、電気機械式リレーを適用した回転駆動式光スイッチの原理を実証できた。以下では、光学特性の詳細について述べる。

まず損失については、上記の電気機械式リレーを用いたスイッチング実験では、入力光として 0 dBm の光パワー（波長 1544 nm）を用いている。そのため、溝 CLOSE 時の透過光強度より、透過挿入損失は 3.4 dB と見積もられる。同様に、溝 OPEN 時の反射光強度より、反射挿入損失は 6.5 dB と見積もられる。以上の挿入損失値については、導波路伝搬損失は各ポートのポリマ導波路の長さから見積もると、入力 → 透過での伝搬損失 ~0.26 dB，入力 → 反射での伝搬損失 ~0.23 dB となる。また、溝部での損失については、確立している溝加工精度においては、典型値としては透過時（CLOSE 時）損失 ～ 0.05 dB、反射時（OPEN 時）損失 ～ 1 dB となる。以上を合計しても、上述の透過挿入損失・反射挿入損失より小さい値である。この主要因は、前節の図 4-2-2-5 の光学測定系での各ポート（入力、反射、透過）に対応した光ファイバとポリマ導波路との結合損失であると考えている。現

状の測定ではこの結合を最適化できていないため、挿入損失がやや大きくなる。最終的な光スイッチ形態では光ファイバをポリマ導波路と高精度接合させることで改善する予定である。なお、本損失は提案している回転駆動方式に起因するものではないことは以下の理由により説明可能である。まず、溝 CLOSE 時は回転アームを回転させていないため、回転駆動による損失は生じ得ない。一方、溝 OPEN 時については、もし回転駆動により損失が発生するのであれば、回転角度を大きくしていくと反射光強度が逆に低下していくはずであるが、後述の図 4-2-2-6 にも示すように、ある一定以上の回転角度においては反射光強度は飽和し一定となり、そのような強度低下は観測されないことを確認している。

次に、クロストークについて述べる。クロストークは、溝 CLOSE 時の不要な反射光強度を入力光強度で除算した値で定義する。本光スイッチにおけるクロストークは、溝を加工しているため溝 CLOSE 時にも厳密には溝部での空気層厚みが 0 とならず、わずかに反射光が存在することに起因する。溝部空気層との反射特性は偏波依存性を有するため、クロストークも偏波依存性を有することになる。したがい、クロストークについてはスイッチング特性の偏波依存性と併せて図 4-2-2-6 に示す。

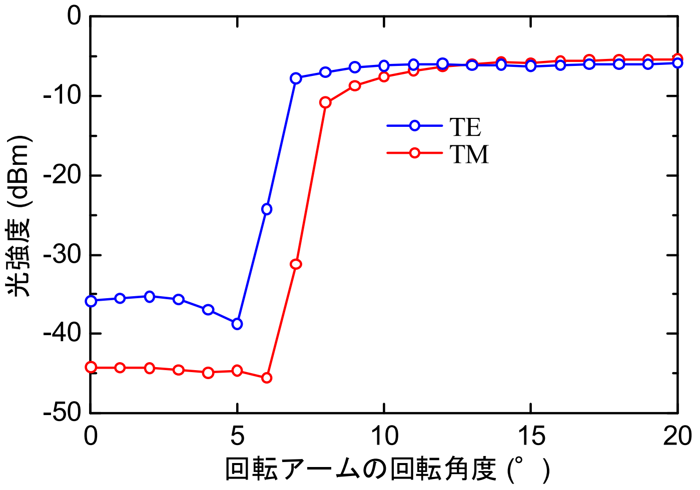


図 4-2-2-6　スイッチング特性の偏波依存性

図 4-2-2-6 では、回転アームの回転角度を変化させながら反射光強度の変化を TE/TM 偏光別に測定している。入力光パワーは 0 dBm、波長 1544 nm である。TE 偏光の方が反射が起こりやすいため、クロストーク（回転角度 0° での反射光）は TE 偏光の方が大きく、36 dB となる。TM 偏光ではクロストークは 44 dB である。なお、先に述べたリレー適用スイッチング実験では、原理検証のためとくに偏光を規定しておらず、TE と TM の間のクロストーク値となっている。同じ理由により、スイッチング特性については、必要な回転角度は TE 偏光の方が小さくなっている。TE 偏光において回転角度 12° 程度、TM 偏光においても回転角度 14° 程度において反射光強度が飽和している。この回転角度の値は前節の構造設計での解析において溝と回転アーム中心間距離 $d = 0.25$ μm（評価に用いた光スイッチ構造に対応）としたときに溝が導波路コア位置で 1 μm 開く時の回転角度 17° と近い値である。導波路コア位置での溝開き量が 1 μm 程度あれば（偏光によらず）スイッチング特性が得られることを考慮すると、実評価でのスイッチング特性と構造解析での回転アーム回転角度に対する溝開き量は良い対応を得ている。最後に、電気機械式リレーを用いてスイッチングを行った場合のスイッチング応答特性を図 4-2-2-7 に示す。

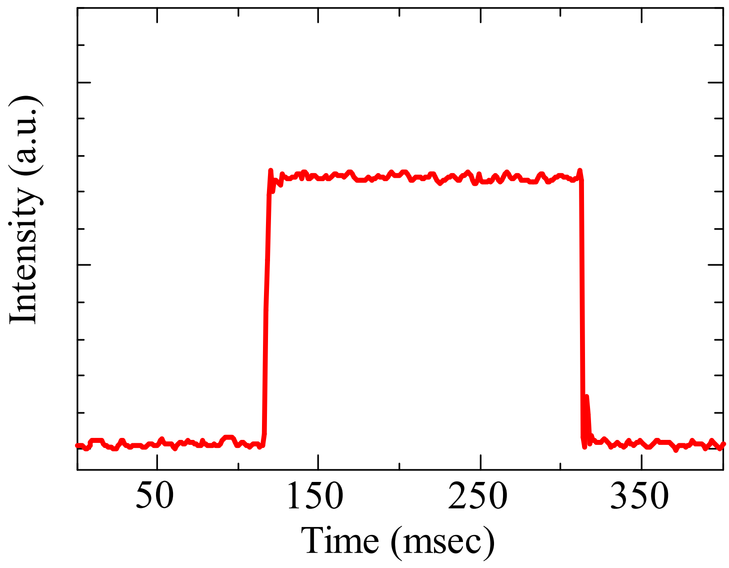


図 4-2-2-7　スイッチング応答特性

図 4-2-2-7 でのスイッチング応答時間は約 3 ms である。この値は、使用したリレーの動作速度と同じオーダーである。

４－２－３　実施計画に対する達成状況

平成１９年度の開発計画に対する達成状況は下記の通りである。

【開発計画】

(1) 回転駆動式光スイッチ構造設計

(2) 光スイッチング動作検証

【達成状況】

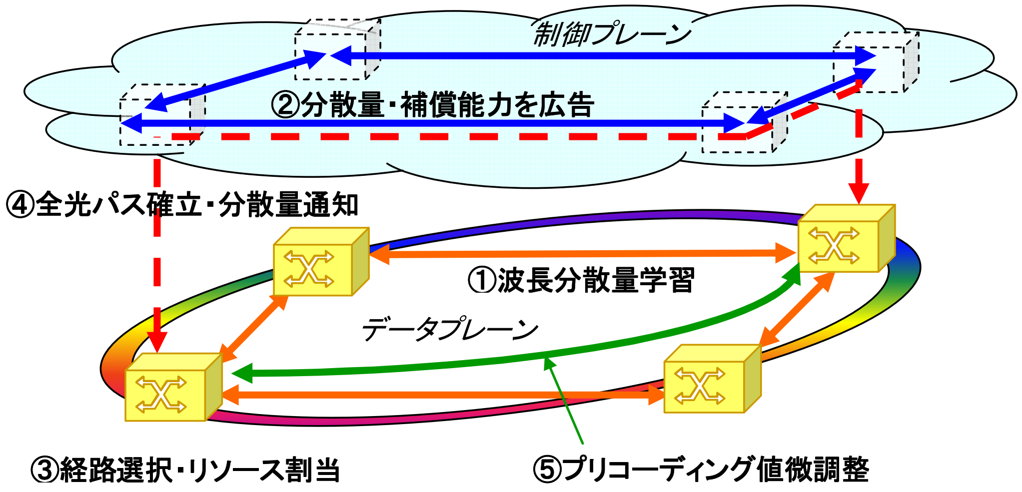
(1) 回転駆動式光スイッチに対する３次元構造解析を行い、回転駆動力を効率良く光経路切り替え溝に伝達するための構造設計パラメータを得た。さらに駆動機構として電気機械式リレーを適用した光スイッチ要素試作を実施した。達成度：100%

(2) リレーによる回転駆動光スイッチングの動作原理実証を行うと共に、光スイッチの損失、クロストーク、偏波依存性、スイッチング応答時間、の評価を実施した。達成度：100%

４－３　自律適応型ネットワーク制御モジュールの研究開発

４－３－１　概要

自律適応型ネットワーク制御モジュールは GMPLS を拡張し、自律分散制御に基づき自動的に分散フリートランスポンダによる波長分散補償を最適化しつつ全光パスを動的に確立する。自律適応型ネットワーク制御モジュールにて使用する GMPLS の拡張を、GMPLS-Plus（GMPLS-Photonic layer usability support）と呼ぶ。GMPLS-Plus の概略の手順を図 4-3-1-1 に示す。



①設置時にオプティカルパスレンジングにてリンク波長分散量を学習（LMP 拡張）
②波長分散量・分散補償能力を広告（OSPF-TE 拡張）
③広告情報に基づき全光パスの経路、波長分散補償リソースの割当を選択
④全光パス確立時にその波長分散量を通知（RSVP-TE 拡張）
⑤全光パスの端点ノード間でプリコーディング値を微調整し最適に設定

図 4-3-1-1　GMPLS-Plus の概略手順

自律適応型ネットワーク制御モジュールは、GMPLS-Plus を適用しつつ上記の５つのステップを実行し、分散フリートランスポンダの適用によって距離や波長分散の制約が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックかつ自動的に設定可能とする。

平成１９年度は、上記ステップ①に対応するオプティカルパスレンジング機能の実証、および上記ステップ②～⑤に対応する分散フリー全光パス最適設定機能の実装と評価を行った。

４－３－２　オプティカルパスレンジング機能

オプティカルパスレンジング機能は隣接ノード間のリンク波長分散量を自動的に学習する機能であり、図 4-3-2-1 に示すように、測定用の光信号（レンジング信号）を送受信して波長分散量を測定するオプティカルパスレンジングカード（OPR）と、測定動作（レンジング動作）を制御するオプティカルパスレンジング制御プロトコル LMP-Plus によって実現される。

平成１８年度までの研究開発において、波長分散量の測定方法を検討してオプティカルパスレンジングカードを試作し、また GMPLS における光リンク管理プロトコル（LMP）をベースにオプティカルパスレンジング制御プロトコル LMP-Plus を設計し、評価用プラットフォームへ LMP-Plus のプロトタイプを実装して動作を確認した。

平成１９年度は、隣接ノード間のリンク波長分散量の学習のみならず、光パス確立後に分散フリートランスポンダによる分散補償を微調整し最適化するため、光パス全体にわたる波長分散量の測定にオプティカルパスレンジングを適用する方法を検討した。また評価用プラットフォームにオプティカルパスレンジングカードと LMP-Plus の実装を組み込むと共に、距離の異なる複数の光ファイバリンクに対する波長分散量の測定時間や精度を評価した。

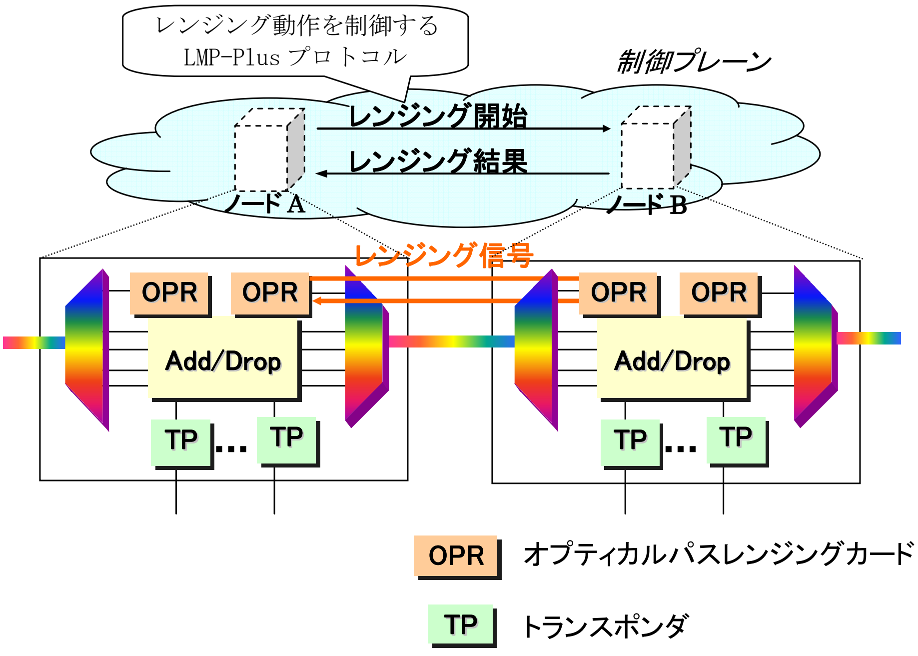


図 4-3-2-1　オプティカルパスレンジング機能の動作

４－３－２－１　オプティカルパスレンジングの全光パス分散量測定への適用

GMPLS-Plus の概略手順のステップ①に対応し、平成１８年度までの研究開発において、隣接ノード間のリンク波長分散量を自動的に学習するオプティカルパスレンジングを実現するため、波長分散量を測定するオプティカルパスレンジングカードを試作し、測定動作を制御するプロトコル LMP-Plus を設計・実装した。

平成１９年度に、GMPLS-Plus の概略手順のステップ⑤において全光パス確立後に分散フリートランスポンダによる分散補償を最適化するため、オプティカルパスレンジングを適用して全光パスの全体にわたる波長分散量を測定し分散フリートランスポンダによる分散補償の微調整へ反映する方法を検討した。以下、全光パスの分散補償の最適化と、オプティカルパスレンジングの全光パス分散量測定への適用方法について述べる。

（１）全光パスの分散補償の最適化

GMPLS-Plus の概略手順のステップ⑤は、全光パス確立後に分散フリートランスポンダによる分散補償を微調整し最適化する手順である。GMPLS-Plus の概略手順のステップ④において、全光パス確立時にその分散量を通知し分散フリートランスポンダの初期設定に適用するが、ここで通知する分散量は全光パスを構成するリンクの分散量の総和であり、リンク分散量測定時からの環境変動や、測定誤差を含む複数のリンク分散量を足し合わせることによる誤差の蓄積、またリンク分散量に含まれない中継ノード内の分散のため、全光パスの実際の分散量とは差異（残留分散）がある。よって残留分散の影響を無くし実際の分散量に応じて分散フリートランスポンダによる分散補償を最適化するため、ステップ⑤を設けている。

図 4-3-2-2 に、環境変動が全光パスの分散量に及ぼす影響の例として、温度変化に起因する残留分散の変動のシミュレーション結果を示す。本シミュレーションは、リンク距離100km、ノード数 10 のリングが 3 つ連なるネットワークにおいてランダムに全光パスの始点ノード・終点ノードを選択し、その残留分散の分布をリンク波長分散測定時と全光パス設定時の温度差が 10℃～50℃の場合に算出したものである。なお、波長分散の温度依存性は 0.002 ps/nm/km/℃としている。本図より、温度差が大きい場合は残留分散が 100 ps/nm 以上に達する全光パスの割合が無視できないほど大きくなることが分かる。

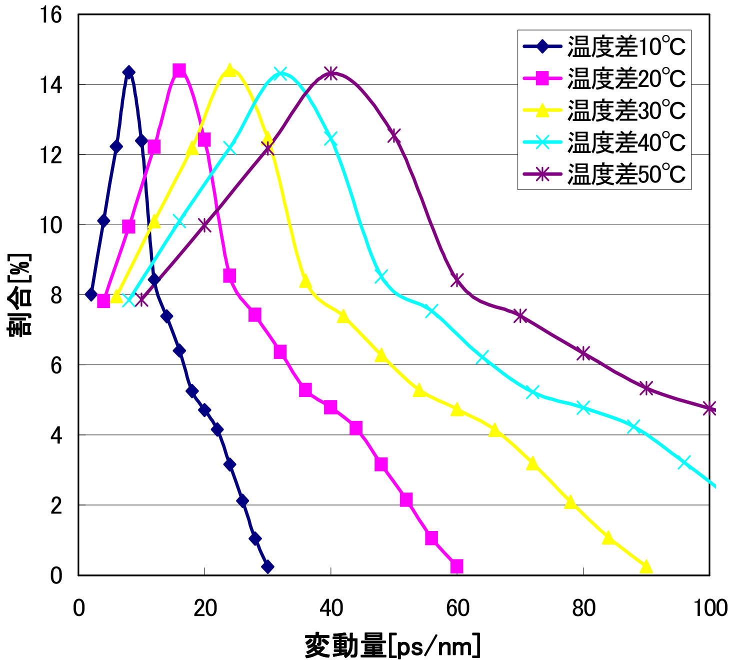


図 4-3-2-2　温度変化に起因する残留分散の変動

上記のように温度変化によって残留分散が変動することや、温度以外の環境変動の要因（光ファイバの曲げなど）、他の残留分散の要因があることから、全光パスの実際の分散量に応じた分散補償の最適化を GMPLS-Plus のステップ⑤としている。ここで、実際の分散量に応じて分散補償を最適化する手順としては、２つの方法が考えられる。

(a) 分散フリートランスポンダの送信側プリコーディングの設定を変動させ、受信側で伝送品質を測定して送信側へフィードバックすることで最適な設定を得る。

(b) 全光パスの実際の分散量を測定し、分散フリートランスポンダの送信側プリコーディング設定へ反映する。

(a)は分散フリートランスポンダが具備するプリコーディング設定や伝送品質測定の機能を用いて実現可能でありノード装置への実装が容易という長所を持つが、ビット誤り率など伝送品質の測定は時間を要するため迅速でないという短所がある。
(b)はオプティカルパスレンジングをノード間リンクのみならず全光パスへ適用する必要があるが、迅速な分散補償の最適化が可能である。
上記より、(b)を可能とするオプティカルパスレンジングの全光パス分散量測定への適用方法を検討した。

（２）オプティカルパスレンジングの全光パス分散量測定への適用

オプティカルパスレンジング制御プロトコルLMP-Plusはリンク管理プロトコルLMPがベースであるため、全光パスの分散量測定の制御に使用することは困難である。例えばLMP-Plus における波長分散測定の対象はリンクを識別するインタフェース ID によって指定されるため、宛先の異なる全光パスが同一のリンクを経由する場合に区別できない。よってオプティカルパスレンジングを全光パスの分散量測定へ適用するには、測定動作の制御プロトコルを変更する必要がある。

そこで、全光パスの分散量測定は GMPLS シグナリングプロトコル RSVP-TE を拡張して制御することにした。RSVP-TE は全光パスを設定するプロトコルでありパス識別やメッセージ送達確認の手段を備えているため、分散量測定の制御に必要な拡張はレンジング開始タイミングの折衝とレンジング結果の通知のみであり、表 4-3-2-1 に示す 3 種類のオブジェクトによって実現できる。

表 4-3-2-1　波長分散量測定制御のため RSVP-TE へ追加するオブジェクト

番号	オブジェクト名	機能
1	Ranging	レンジング開始を通知する
2	RangingAck	レンジング開始への肯定応答を通知する
3	RangingSuccess	レンジング結果を通知する

図 4-3-2-3 に、上記の RSVP-TE 拡張を用いたオプティカルパスレンジングのシーケンス例を示す。

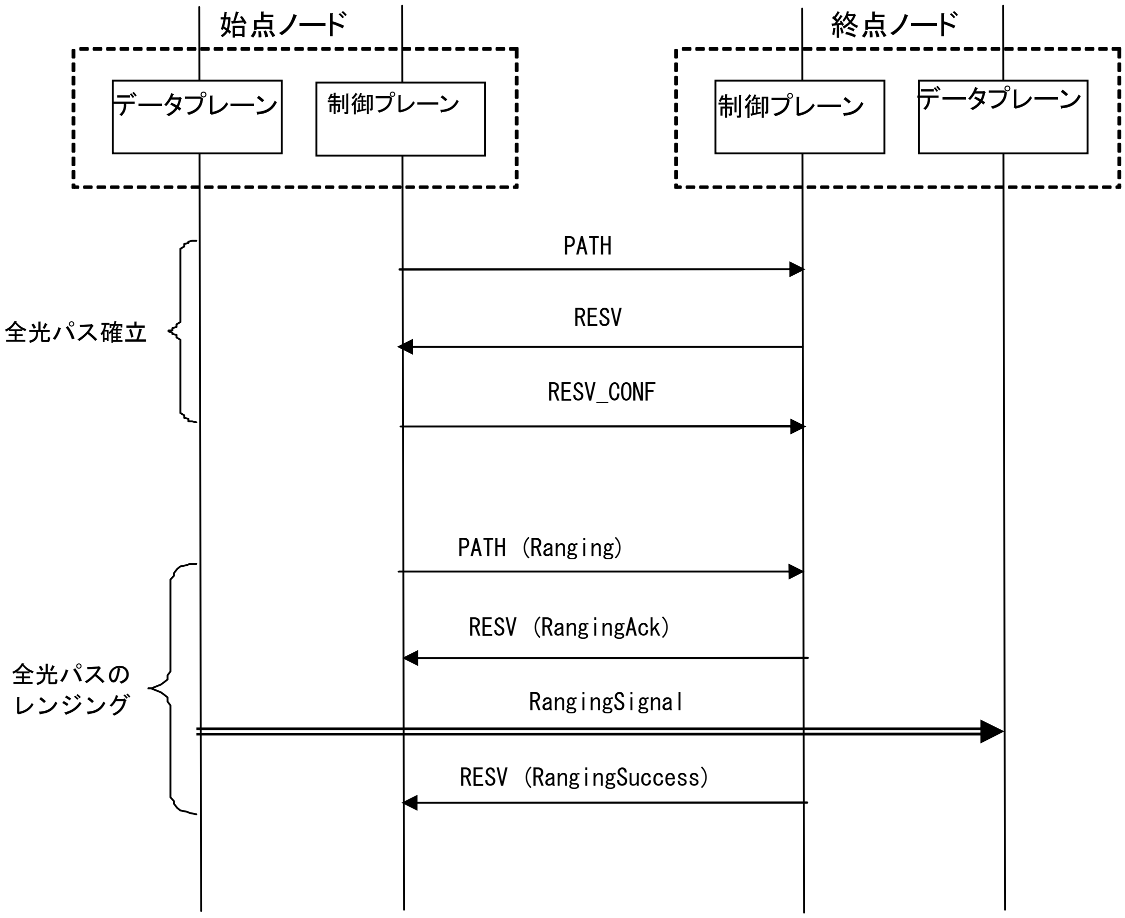


図 4-3-2-3　全光パスの波長分散量測定シーケンス

４－３－２－２　オプティカルパスレンジング機能の実証

上記オプティカルレンジングカードと LMP-Plus を実装した監視制御カードを評価用プラットフォームに収容し、図 4-3-2-4 に示すオプティカルパスレンジング機能実証の実験系を構築した。本実験系の構成要素を表 4-3-2-2 に示す。

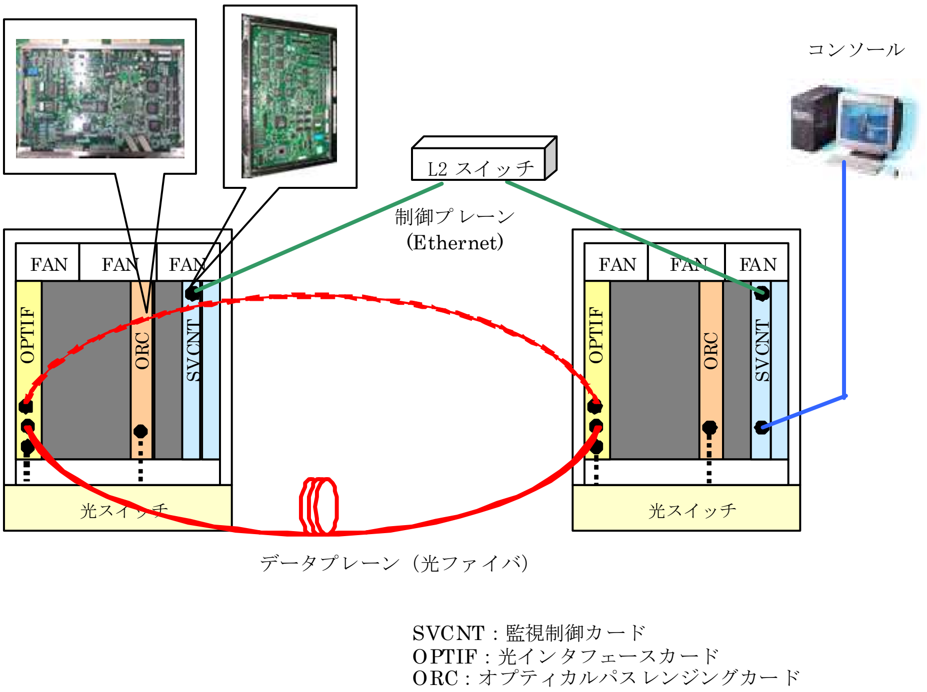


図 4-3-2-4　オプティカルパスレンジング機能実証の実験系

表 4-3-2-2　オプティカルパスレンジング機能実証の実験系構成要素

番号	構成要素		説明
1	評価用プラットフォーム（２式）	ORC（オプティカルパスレンジングカード）	測定信号を送受信し波長分散量を測定
2		SVCNT（監視制御カード）	オプティカルパスレンジング制御プロトコル LMP-Plus を実行し、ORC、光スイッチを制御
3		OPTIF（光インタフェースカード）	評価用プラットフォームにデータプレーンを収容
4		光スイッチ	OPTIF と ORC 間の光接続を切替
5	データプレーン（光ファイバ）		オプティカルパスレンジングの学習対象として、異なる分散量を持つ光ファイバを評価用プラットフォームに接続
6	制御プレーン（Ethernet）		LMP-Plus の制御パケットをやり取りするネットワークであり、L2 スイッチにて構成
7	コンソール		評価用プラットフォームのユーザ IF

評価用プラットフォームにおけるオプティカルパスレンジングカードは、平成１８年度までの研究開発において検討した分散量測定機能を実装したものである。すなわち、２つの異なる波長から成る測定信号を送受信し、それらの伝送遅延差より分散量を算出する方式に基づくもので、分散量測定の精度は伝送距離および測定時刻の精度に依存する。

また監視制御カードは、LMP-Plus および４－３－３に述べる分散フリー全光パス最適設定機能のソフトウェアを実行するカードであり、ソフトウェア機能構成を図 4-3-3-1 に示している。

そして光インタフェースカードは、評価用プラットフォームに主信号の導通するデータ

プレーン（光ファイバ）を収容するカードであり、光スイッチを経由してオプティカルパスレンジングカードの送受信ポートと接続できるため、単一のオプティカルパスレンジングカードを用いてノード装置に収容できる多数のリンクの波長分散量の学習を可能としている。この構成は、前節にて述べたオプティカルパスレンジングの全光パスの分散量測定への適用にも有効である。

図 4-3-2-5 に、オプティカルパスレンジングにより学習した波長分散量を通知する LMP-Plus メッセージのキャプチャ例を示す。

なお本実験系では、オプティカルパスレンジングによる波長分散量の測定値を、以下に述べる分散フリー全光パス最適設定機能のルーティングプロトコル OSPF-Plus の実行モジュールへ伝達して広告情報へ反映する、両者間の連携動作が可能なことも確認した。

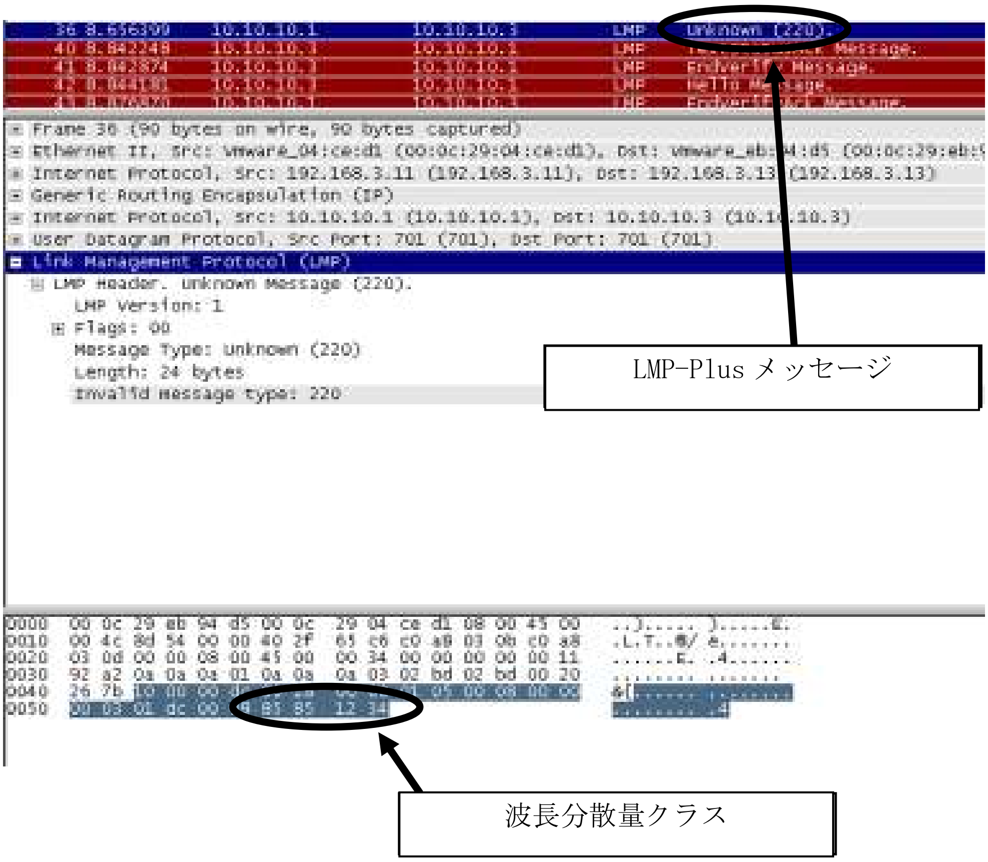


図 4-3-2-5　LMP-Plus メッセージのキャプチャ例

４－３－３　分散フリー全光パス最適設定機能

分散フリー全光パスを設定する制御プロトコル GMPLS-Plus による全光パスは、オプティカルパスレンジングによるリンクの波長分散量の自動学習後、下記の３つの機能によって確立される。

(a) OSPF-TE 拡張ルーティングプロトコル OSPF-Plus によるリンクの波長分散量の広告

(b) 広告されたリンクの波長分散量に基づいた、分散フリー全光パス選択アルゴリズムによる始点ノードから終点ノードへ至る分散補償可能な経路の選択

(c) RSVP-TE 拡張シグナリングプロトコル RSVP-Plus による選択された経路に沿った全光パスの確立と波長分散量の伝達

平成１９年度は、平成１８年度に実施した GMPLS-Plus の実装設計に基づき、評価用プラットフォームおよびシミュレーション環境へ、(a)OSPF-Plus、(b)分散フリー全光パス選択アルゴリズム、(c)RSVP-Plus を実装した。さらに、評価用プラットフォームとシミュレーション環境から成る実験ネットワークを構築し、機能(a)(b)(c)によって適切な経路を通る分散フリー全光パスが確立されることを検証した。

４－３－３－１　GMPLS-Plus の実装

評価用 S/W プラットフォームおよびシミュレーション環境へ、(a)OSPF-Plus、(b)分散フリー全光パス選択アルゴリズムを実行する経路選択部、(c)RSVP-Plus を実装した。また、オプティカルパスレンジングを実行するレンジング制御部と、全光パス確立時に分散補償設定を導出する全光パス制御部も実装した。評価用 S/W プラットフォームの機能構成を図 4-3-3-1 に示し、平成１９年度で実現した機能について記述する。

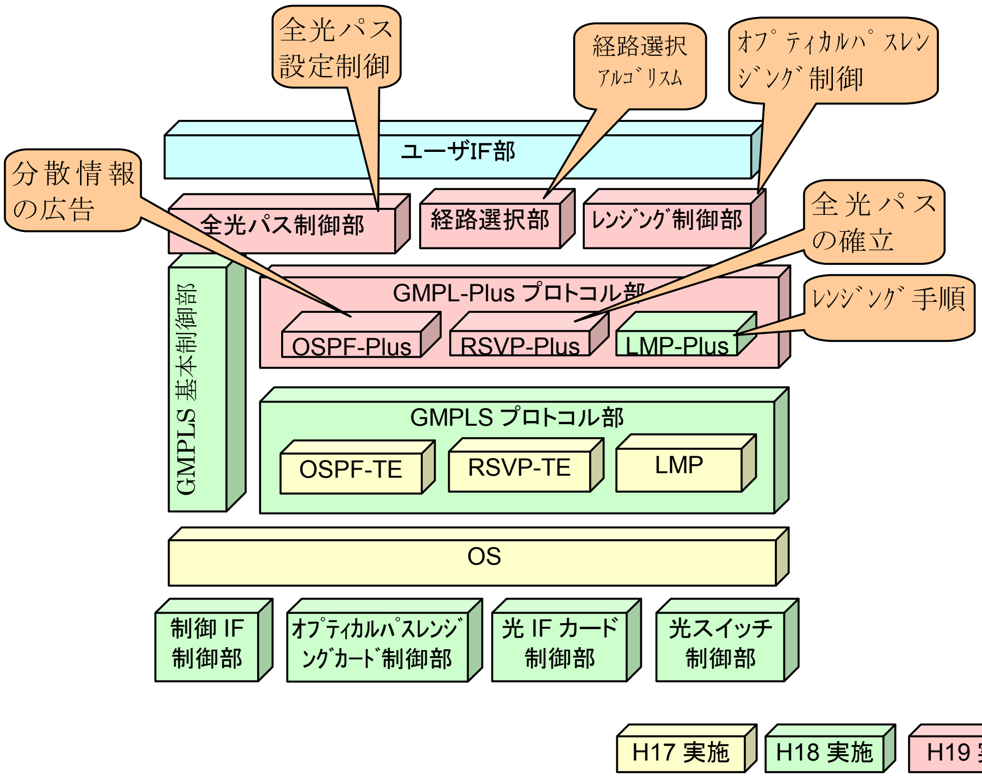


図 4-3-3-1　評価用 S/W プラットフォームへの機能構成

（１）OSPF-Plus

OSPF-TE の拡張として、リンク情報の広告に伴いその波長分散量を広告する機能を実現した。

（２）経路選択部

分散フリー全光パス選択アルゴリズムとして、経路全体の波長分散量が最小になる経路を選択する最小分散量アルゴリズムを実行する機能を実現した。

（３）RSVP-Plus

RSVP-TE の拡張として、全光パス確立時にそのパスの波長分散量を始点ノードから終点ノードへ伝達する機能を実現した。

（４）レンジング制御部

オプティカルパスレンジングカードを制御するオプティカルパスレンジングカード制御部と LMP-Plus を連携させ、オプティカルパスレンジングを実行する機能を実現した。

（５）全光パス制御部

全光パス確立時にその波長分散量から分散フリートランスポンダに対する分散補償設定を導出する機能を実現した。

４－３－３－２　GMPLS-Plus の評価

ノード装置 6 台から成るリング状の実験ネットワークを構築し、上記で実装した機能(a)OSPF-Plus、(b)分散フリー全光パス選択アルゴリズム、(c)RSVP-Plus によって、適切な経路を通る分散フリー全光パスが確立されることを検証した。実験ネットワークにおける光パス確立結果のモニタ表示を図 4-3-3-2 に示す。

図 4-3-3-2　実験ネットワークにおける光パス確立結果

４－３－４　実施計画に対する達成の状況

上記より、平成１９年度での実施計画に対する達成状況は下記のとおりである。

【実施計画】

(1)オプティカルパスレンジング機能の実証

評価用プラットフォームへのオプティカルパスレンジングカードとLMP-Plusの実装の

組み込み、複数の光ファイバリンクに対する波長分散量の測定と評価。
(2)分散フリー全光パス最適設定機能評価
　評価用プラットフォームおよびシミュレーション環境への GMPLS-Plus の実装と、OSPF-Plus による波長分散情報の広告、経路選択アルゴリズムによる全光パスの選択、および RSVP-Plus による分散補償を最適調整するデバイス設定パラメータの導出の確認。

【達成状況】
(1) オプティカルパスレンジング機能の実証
　評価用プラットフォームにオプティカルパスレンジングカードと LMP-Plus の実装を組み込むと共に、距離の異なる複数の光ファイバリンクに対する波長分散量の測定時間や精度を評価した。
　達成度：100％
(2) 分散フリー全光パス最適設定機能評価
　評価用プラットフォームおよびシミュレーション環境へ GMPLS-Plus を実装し、OSPF-Plus による波長分散情報の広告、経路選択アルゴリズムによる全光パスの選択、および RSVP-Plus による分散補償を最適調整するデバイス設定パラメータの導出が可能なことを確認した。
　達成度：100％

４－４　システム実証・評価の研究開発

４－４－１　概要

システム実証・評価は、（ア）分散フリートランスポンダ、（イ）MEMS 駆動光スイッチ、（ウ）自律適応型ネットワーク制御モジュールの連携動作について実証・評価実験を行うもので、エミュレーション環境、実験室環境、および実フィールド環境の三段階にて実施する。

平成１９年度は，（ア）分散フリートランスポンダから（ウ）自律適応型ネットワーク制御モジュールまでが連携して、適応制御光トランスポートネットワークが実現できることを、計算機をベースとするエミュレーション環境にて実証した。

４－４－２　連携動作のエミュレーション

図 4-4-2-1 に、システム実証・評価のエミュレーション環境を示す。また表 4-4-2-1 に、エミュレーション環境の構成要素を示す。

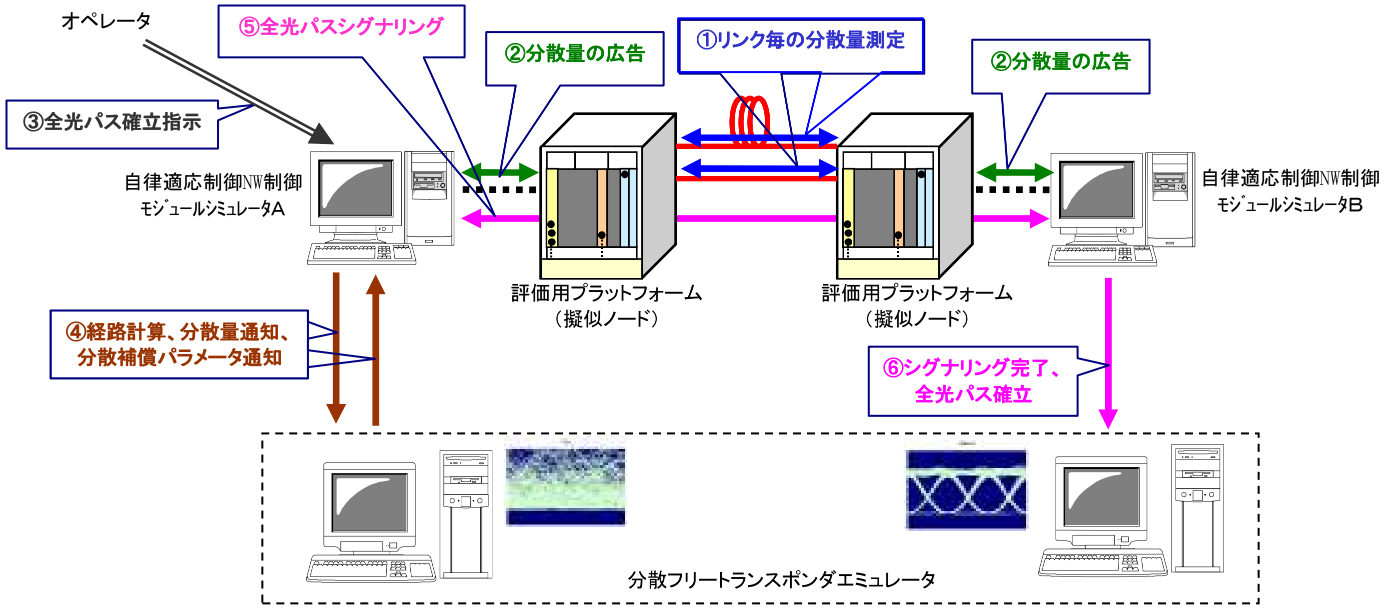


図 4-4-2-1　システム実証・評価のエミュレーション環境

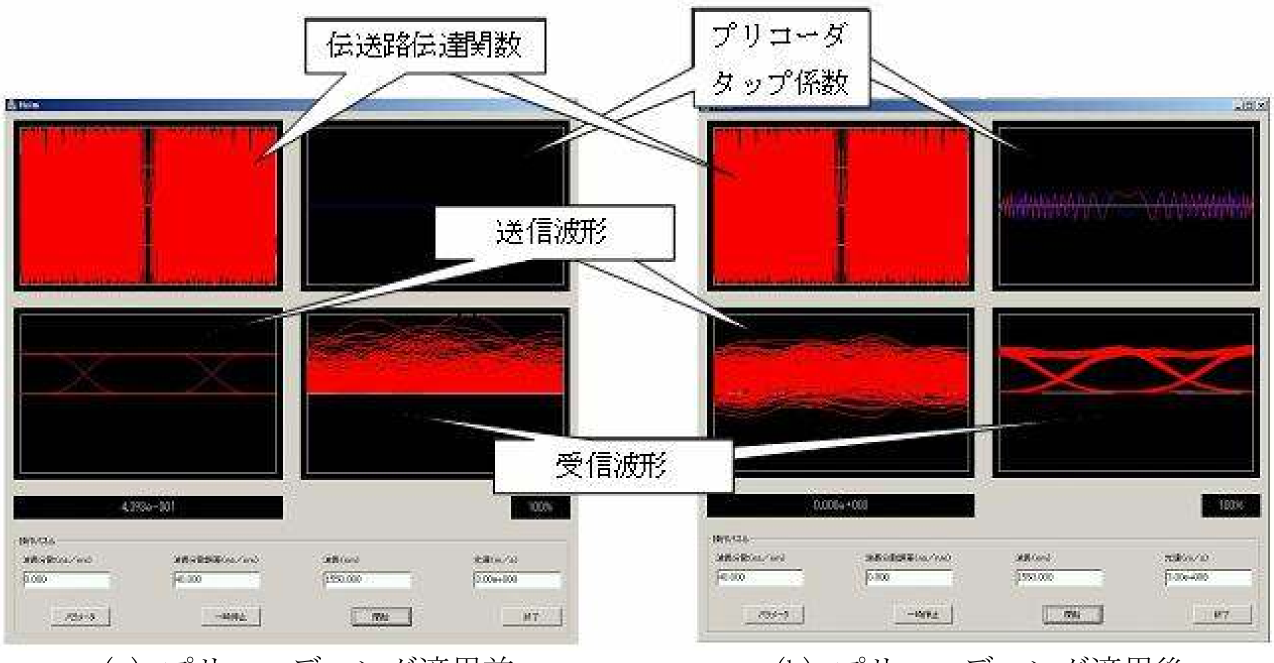
表 4-4-2-1　エミュレーション環境の構成要素

番号	構成要素	説明
1	分散フリートランスポンダ	光送受信器および光伝送路のシミュレータであり、各種変調方式に応じたプリコーディング信号の送信回路と伝送路、受信回路を模擬する。
2	自律適応ネットワーク制御モジュールシミュレータ	自律適応ネットワーク制御モジュールの S/W を搭載した PC である。
3	評価用プラットフォーム	オプティカルパスレンジング機能実証における評価用プラットフォームと同様の構成であり、オプティカルパスレンジング機能と自律適応ネットワーク制御モジュールの機能を備える。

本エミュレーション環境における連携動作の手順を、図中で丸数字を付している実行順序に従って説明する。

①リンク毎の分散量測定
評価用プラットフォームに搭載したオプティカルパスレンジング機能により波長分散量が異なるリンクの分散量を測定する。
②分散量の広告
評価用プラットフォームは測定したリンク分散量を OSPF-Plus により自律適応ネットワーク制御モジュールシミュレータへ広告する。
③全光パス確立の指示
オペレータから自律適応ネットワーク制御モジュールシミュレータＡに対し、自律適応ネットワーク制御モジュールシミュレータＢまでの全光パス確立を指示する。
④経路計算、分散量通知、分散補償パラメータ通知
自律適応ネットワーク制御モジュールシミュレータＡは、分散フリー全光パス選択アルゴリズムによって全光パスの経路を算出する。そして算出した経路の波長分散量を分散フリートランスポンダへ通知するので、分散フリートランスポンダは分散補償パラメータを導出する。またプリコーディング適用前の伝送路のシミュレーション結果を表示する。
⑤全光パスシグナリング
自律適応ネットワーク制御モジュールＡは、ネットワーク制御モジュールシミュレータＢまで算出した経路を通る全光パスを RSVP-TE によって確立し、その際 RSVP-Plus によって全光パスの波長分散量を通知する。
⑥シグナリング完了、全光パス確立
シグナリングが完了し全光パス確立が通知されると、分散フリートランスポンダはプリコーディングを適用したシミュレーション結果を表示する。

図 4-4-2-2(a)、(b)に、分散フリートランスポンダにおける全長 2,000km、波長分散量 40,000ps/nm の全光パスの伝送路シミュレーションについて、プリコーディング適用前とプリコーディング適用後の伝送結果を示す。



(a) プリコーディング適用前　　(b) プリコーディング適用後

図 4-4-2-2　2,000km の全光パスの伝送路シミュレーション

４－４－３　実施計画に対する達成の状況

【実施計画】
（ア）分散フリートランスポンダから（ウ）自律適応型ネットワーク制御モジュールまでが連携した、適応制御光トランスポートネットワークの実現性の計算機をベースとするエミュレーション環境における実証。

【達成状況】
（ア）分散フリートランスポンダから（ウ）自律適応型ネットワーク制御モジュールまでが連携して、適応制御光トランスポートネットワークが実現できることを計算機をベースとするエミュレーション環境にて実証した。
達成度：100％

４－５　総括

（ア）分散フリートランスポンダの研究開発

平成１９年度の計算機エミュレーション実証では、分散フリートランスポンダの構成部品である光変調部の提案駆動手法に対して、制御精度が及ぼす信号品質劣化の要因分析とペナルティ評価より必要となる許容度が明らかになった。

また、高速 LSI フェーズⅠ として、10Gbps の任意波形を生成する高速アナログ回路に適用される基本回路の設計を終了した。

さらに、高速 LSI 開発のうち最も設計量の多いデジタル部の要求仕様定義から論理検証までを行い、LSI の機能レベルでの論理設計を終了した。

（イ）MEMS 駆動光スイッチの研究開発

提案した回転駆動式光スイッチの構造解析を３次元構造解析シミュレーションを用いて実施し、溝と回転アームの距離 d が小さい程に効率的にスイッチングが可能なことを定量的に明確化した。さらにその解析結果を受けて、$d \sim 0.25$ mm と設計した光スイッチフィルムを試作し、駆動機構として検討している電気機械式リレーを適用した回転駆動式光スイッチ要素試作を行い、リレーによる回転駆動スイッチング動作が可能なことを実証した。スイッチング特性については、現状では透過挿入損失 3.4 dB、反射挿入損失 6.5 dB であり、これら損失値については測定上の損失も含まれており、将来的に改善する見込みである。クロストーク は TE 偏光に対して 36 dB、TM 偏光に対して 44 dB であり、スイッチング特性は反射特性の偏波依存性を反映することも確認した（TE 偏光の方がスイッチングに必要な回転角度が小さくなる）。また、電気機械式リレーによるスイッチング時の時間応答特性を取得し、使用したリレーの動作速度を反映したスイッチング応答時間〜3 ms という結果を得た。

（ウ）自律適応型ネットワーク制御モジュールの研究開発

自律適応型ネットワーク制御モジュールは自律分散制御に基づき、自動的に分散フリートランスポンダによる波長分散補償を最適化しつつ全光パスを動的に確立する機能を実現するもので、GMPLS の拡張プロトコル GMPLS-Plus を使用する。

自律適応型ネットワーク制御モジュールは、GMPLS-Plus を適用して以下の５つのステップを実行し、分散フリートランスポンダの適用によって距離や波長分散の制約が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックかつ自動的に設定可能とする。

①設置時にオプティカルパスレンジングにてリンク波長分散量を学習（LMP 拡張）
②波長分散量・分散補償能力を広告（OSPF-TE 拡張）
③広告情報に基づき全光パスの経路、波長分散補償リソースの割当を選択
④全光パス確立時にその波長分散量を通知（RSVP-TE 拡張）
⑤全光パスの端点ノード間でプリコーディング値を微調整し最適に設定

平成１９年度は、上記のステップ①～⑤に対応した、オプティカルパスレンジング機能および分散フリー全光パス最適設定機能の実装・評価を実施した。波長分散量を自動的に学習するオプティカルパスレンジング機能について、評価用プラットフォームにオプティカルパスレンジングカードと制御プロトコル LMP-Plus の実装を組み込むと共に、複数の光ファイバリンクに対する波長分散量の測定時間や精度を評価した。また分散フリー全光パ

ス最適設定機能については、評価用プラットフォームおよびシミュレーション環境へGMPLS-Plus を実装し、OSPF-Plus、経路選択アルゴリズム、および RSVP-Plus の動作を確認した。

（エ）システム実証・評価の研究開発

平成１９年度は，（ア）分散フリートランスポンダから（ウ）自律適応型ネットワーク制御モジュールまでが連携して、適応制御光トランスポートネットワークが実現できることを、計算機をベースとするエミュレーション環境にて実証した。

５　参考資料・参考文献

５－１　研究発表・講演等一覧

[1] T.Sugihara, T.Mizuochi, H.Kubo and K.Shimizu, Proposal for Coordinate Transformed Electronic Pre-compensator and Investigation of its Robustness to Bias Error , OECC/IOOC2007, 2007年7月

[2] T.Uesugi, S.Zaizen, A. Sugitatsu and T. Hatta, Polymeric Waveguide Optical Switch Using Rotary Drive Mechanism, OECC/IOOC2007, 2007年7月

[3] S.Seno, Y.Baba, T.Mizuochi, T.Sugihara, K.Motoshima and T. Ideguchi, A Study on Optimized Assignment of Dispersion Compensation Capability for Dynamic Optical Paths, OECC/IOOC2007, 2007年7月

[4] 杉原隆嗣,清水 克宏,水落隆司,久保博嗣,電気的プリ分散補償における送信器構成法と光変調精度の検討, 電子情報通信学会 光通信システム研究会, 2007年7月

[5] 小西良明,小浜茂樹,杉原隆嗣,水落隆司,分散補償プリコーダにおけるFIRフィルタ回路規模削減方法の検討, 電子情報通信学会 ソサイエティ大会, 2007年9月

[6] 清水克宏,光通信ネットワークのための波長分散補償技術, 平成19年電気関係学会関西支部連合大会, 2007年11月

[7] 水落隆司,光通信用デジタル信号処理技術の現状と展望, (財) 光産業技術振興協会マンスリーセミナー, 2008年1月

[8] Y.Konishi, T.Sugihara and T.Mizuochi, A Novel Flip-Flop Based Look-Up Table in Digital Signal Processing for Optical Communications, IEICE Trans. on EC, 2008年2月

[9] 吉田聡太,亀井美里,堀内栄一,妹尾尚一郎,馬場義昌,全光パス制御のための波長分散測定機能の検討, 電子情報通信学会 2008年総合大会, 2008年3月

[10] T.Uesugi, S. Zaizen, A. Sugitatsu and T. Hatta , Polymeric Waveguide Optical Switch Using Rotary Drive Mechanism, IEICE Trans. on EC, 2008年7月発行予定論文

[11] E.Horiuchi, M.Kamei, S.Yoshida, S.Seno and Y.Baba, A Study on Chromatic Dispersion Measurement and Control for Dynamic All-Optical Paths, OECC/ACOFT 2008, 2008年7月発表予定

参考文献

[1] C. Xie, "Performance of Electronic Pre-Distortion in 40-Gb/s Systems with Optical Dispersion Compensation for Different Modulation Formats and Transmission Fibres," ECOC2007, Tu3.1.5, 2007.

[2] S. Hellerbrand, et al., "Advanced Modulation Formats for Electronic Predistortion of Intra-channel Nonlinearities at 40 Gbit/s," ECOC2007, We6.2.4, 2007.

[3] F. Inuzuka, et al., "Nonlinear Inter-Channel Crosstalk Compensation Using Electronic Pre-Distortion in Carrier Phase Locked WDM," OFC/NFOEC2008, OTuO5, 2008.

[4] Y. Benlachtar, et al., "Robust Long-Haul Transmission Utilizing Electronic Precompensation and MLSE Equalization," OFC/NFOEC2007, JWA52, 2007.

[5] Y. Benlachtar, et al., "Investigation of the Use of Electronic Pre-Distortion and MLSE Equalization in Long-Haul Transmission," ECOC2007, Th9.1.4, 2007.

[6] R. I. Killey, et al., "Electronic Dispersion Compensation by Signal Predistortion Using Digital Processing and a Dual-Drive Mach-Zehnder Modulator," IEEE Photon.

Technol. Lett., vol. 17, no. 3, pp. 714-716, 2005.
[7] P. J. Winzer, et al., ″Electronic pre-distortion for advanced modulation formats,″ ECOC2005, Tu4.2.2, 2005.
[8] H. Yang, et al., ″Comparison of Practical Implementation Limitations for Different Electronic Pre-Distortion Transmitter Structures,″ ECOC2006, We1.5.2, 2006.
[9] P. Watts, et al., ″Performance of Electronic Predistortion Systems with 1 Sample/bit Processing using Optical Duobinary Format,″ ECOC2007, Tu3.1.6, 2007.
[10] L. Eldada, et al., ″Intelligent Optical Cross-Connect Subsystem on a Chip, ″ OFC'05, NTuL2(2005).
[11] V.A. Aksyuk, et al., ″238 x 238 micromechanical optical cross connect, ″ IEEE Photon. Technol. Lett., vol.15, no.4, pp.587-589 (2003).
[12] X. Zheng, et al., ″Three-dimensional MEMS photonic cross-connect switch design and performance, ″ IEEE J. Sel. Topics Quantum Electron., vol. 9, no. 2, pp.571- 578, Mar./Apr. 2003
[13] E. Mannie, ed., ″Generalized Multi-Protocol Label Switching (GMPLS) Architecture, ″ IETF RFC 3945, Oct. 2004.
[14] J. Lang, ed., ″Link Management Protocol (LMP), ″ IETF RFC 4204, Oct. 2005.
[15] K. Kompella and Y. Rekhter, ed., ″OSPF Extensions in Support of Generalized Multi-Protocol Label Switching, ″ IETF RFC 4203, Oct. 2005.
[16] L. Berger, ed., ″Generalized Multi-Protocol Label Switching (GMPLS) Signaling Resource ReserVation Protocol-Traffic Engineering (RSVP-TE) Extensions, ″ IETF RFC 3473, Jan. 2003.
[17] D. Fedyk, L. Berber, and L. Andersson, ″GMPLS Ethernet Label Switching Architecture and Framework,″ IETF Internet Draft, draft-ierf-ccamp-gmpls-ethernet-arch-01.txt, work in progress, Feb. 2008.
[18] S. Okamoto, ″Field Trial of Signaling Interworking of Multi-Carrier ASON/GMPLS Network Domains,″ ECOC 2006 Workshop on ″ASON/GMPLS Implementations in Field Trials and Carrier Networks,″ Sep. 2006.
[19] J. Strand, A. Chiu and R. Tkach, ″Issues for Routing in the Optical Layer, ″ IEEE Comm. Magazine, vol.39, no.2, pp.81-87, Feb. 2001.
[20] J. Strand and A. Chiu, ed., ″Impairments and Other Constraints on Optical Layer Routing, ″ IETF RFC 4054, May 2005.
[21] E. Oki, D. Shimazaki, K. Shiomoto, N. Matsuura, W. Imajuku and N. Yamanaka, ″Performance of Distributed-controlled Dynamic Wavelength-conversion GMPLS Networks, ″ Optical Comm. and Networks, no.1, pp.355-358, Nov. 2002.
[22] T. Otani, H. Guo, K. Miyazaki and D. Caviglia, ″Generalized Labels of Lambda-Switching Capable Label Switching Routers (LSR), ″ IETF Internet Draft, draft-otani-ccamp-gmpls-lambda-labels-02.txt, work in progress, Feb. 2008.
[23] G. Bernstein, Y. Lee, and W. Imajuku, ″Framework for GMPLS and PCE Control of Wavelength Switched Optical Networks, ″ IETF Internet Draft, draft-bernstein-ccamp-wavelength-switched-03.txt, work in progress, Feb. 2008.
[24] J. Lee, T. Tsuritani, H. Guo, S. Okamoto, N. Yoshikane, and T. Otani, ″Field Trial of GMPLS-Controlled All-Optical Networking Assited with Optical Performance Monitors, ″ OFC/NFOEC 2008, OTuA3, March 2008.
[25]笠史郎，八木幹雄，里見秀一，浅野正一郎，″超高速波長パスネットワークにおける波

長分散補償, ″ 信学会ソ大会 BCS-1-1, Sep. 2004.
[26] T. Hashimoto, M. Yagi, H. Koyano, S. Tanaka, A. Inomata, S. Satomi, H. Ishimatsu and S. Ryu, ″Rapid Automatic Chromatic Dispersion Compensation Using GMPLS Signalling Enhancement for Dynamically Reconfigurable All-optical Network, ″ ECOC 2003, Mo4.7.6, Rimini, Italy, Sep. 2003.
[27] F. Cugini, N. Andriolli, L. Valcarenghi, and P. Castoldi, ″A Novel Signaling Approach to Encompass Physical Impairments, ″ Globecom 2004 Workshop, Dallas, USA, Nov. 2004